平成26年度戦略的基盤技術高度化支援事業

「角形チップ用フォトレジスト塗布装置・現像装置の開発」

# 研究開発成果等報告書

平成27年 3月

- 委託者 関東経済産業局
- 委託先 一般社団法人研究産業·產業技術振興協会

目 次

第1章 研究開発の概要
1-1 研究開発の背景・研究目的及び目標・・・・・・・・・・・・・・・
1-2 研究体制・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・
1-3 成果概要・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・
1-4 当該研究開発の連絡窓口・・・・・・・・・・・・・・・・・・・・・3
第2章 研究成果
2-1 角形チップ用フォトレジスト塗布装置の開発・・・・・・・・・・4
2-1-1 風切りのない回転機構
2-1-2 溶媒蒸発制御
2-1-3 周辺・側面除去
2-1-4 裏面除去
2-1-5 厚膜レジスト技術
2-1-6 角型チップのハンドリング
2-1-7 小型化
2-1-8 まとめ
2-2 角形チップ用フォトレジスト現像装置の開発・・・・・・・・・・18
2-2-1 現像液の劣化制御
2-2-2 裏面残滓除去
2-2-3 小型化
2-2-4 まとめ
2-3 3D LSI対応技術の開発 ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・
2-3-1 マイクロ取り出し電極
2-3-2 先端マイクロバンプ形成
2-3-3 バンプ形成と接合性の検証
2-4 ミニマルファブシステム規格装置の市場性と将来・・・・・・・・42
2-4-1 ミニマルファブの市場
2-4-2 ビジネスモデル
2-4-3 ロードマップ
2-4-4 ミニマルファブの展開
第3章 全体総括・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・

# 第1章研究開発の概要

#### 1-1 研究開発の背景・研究目的及び目標

半導体技術では、量産効果によるコスト低減を図ってきたため、現在では、半導体基板(以下、「ウェーハ」という。)を直径300 mmまで大形化し、数千個の角形チップが1枚のウェーハで 一括製造されている。一方、情報通信端末や情報家電等で多様化するユーザーニーズと高性能化 に応えるため、1つのモジュール内に異種チップをマルチチップ実装する System In Package や 3D LSI化技術、部品内蔵基板の開発迅速化及び少量多品種生産を支える技術・装置の提供 に対する要求が電子機器製造業者に高まっている。しかし、従来技術では、高密度実装に必要な 追加の微細加工を大形ウェーハ上に製造し、半導体チップの全てに一括して施した後にチップ化 する必要があるため、開発コストが高く、ウェーハ工期も長くなり、電子機器製造業者の新商品 開発の障害になっている。

本研究開発では、大形ウェーハから切り出したチップに均一にフォトレジストを塗布・現像す るための、角形チップ用のフォトレジスト塗布装置と現像装置を開発する。さらに、装置性能を マイクロめっき技術への適用によって検証する。市場導入に向けて装置の規格化を進め、10mm × 10mmサイズの角形基板に対応できる半導体製造装置を実用化する。これにより角形チップ単 位でのリソグラフィ加工を実現し、3次元実装技術等を使った電子部品の研究開発コストの低減、 開発・生産工期の短縮、少量多品種対応の生産を可能にする。

本研究開発では、大形ウェーハから切り出したチップに均一にフォトレジストを塗布・現像す るための新技術を開発し、それを少量多品種半導体生産システムとして開発が加速しているミニ マルファブシステム規格装置へ実装し、試作・評価する。

本年度は、角形チップ用フォトレジスト塗布装置及び現像装置の実用機完成を目指して、各機 能のレベルアップを図り、角形チップに対応できる実用機を製作する。

また、シード膜形成技術の確立を基に、マイクロ取り出し電極を完成する。さらに、角形チッ プ用塗布・現像装置をバンプ用フォトレジスト形成プロセスに適用し評価するとともに接合によ るバンプ性能の検証を行う。

上記目標に対して、以下の研究項目を設定し、個別に検討を進めた。

- 1)角形チップ用フォトレジスト塗布装置の開発
- 2) 角形チップ用フォトレジスト現像装置の開発
- 3) 3 D L S I 対応技術の開発

結果は第2章に詳しく述べる。

- 1-2 研究体制
- 1)研究組織

#### <u>統括研究代表者(PL)</u>

リソテックジャパン株式会社 取締役、プロセス・ソリューションズ・グループ グループ長 扇子 義久

<u>副統括研究代表者(SL)</u>

国立大学法人九州大学 大学院システム情報科学研究院 情報エレクトロニクス部門 教授 浅野 種正 再委託先、研究者氏名

リソテックジャパン株式会社 取締役 プロセス・ソリューションズ・グループ グループ長 扇子 義久 代表取締役南洋一 プロセス・ソリューションズ・グループ 副グループ長 土井 幹夫 プロセス・ソリューションズ・グループ グループ員 武内 翔 株式会社オジックテクノロジーズ 技術本部 技術部 次長 安田 敬一郎 技術本部 技術部 生産技術 工課 課長 金森 元気 技術本部 技術部 生産技術皿課 キャプテン 藤岡 美枝子 技術本部 技術部 生産技術Ⅲ課 キャプテン 熊本 清太郎 技術本部 技術部 生産技術皿課 サブキャプテン 小谷 英史 技術本部 技術部 生産技術皿課 サブキャプテン 吉本 孝士 独立行政法人産業技術総合研究所 ナノエレクトロニクス研究部門 ミニマルシステムグループ長 原 史朗 ナノエレクトロニクス研究部門 ミニマルシステムグループ 主任研究員 前川 仁 ナノエレクトロニクス研究部門 ミニマルシステムグループ 主任研究員 クンプアン・ソマワン 国立大学法人九州大学 大学院システム情報科学研究院 情報エレクトロニクス部門 教授 浅野 種正 大学院システム情報科学研究院 情報エレクトロニクス部門 助教 池田 晃裕 2) 管理体制 事業管理者 一般社団法人研究産業・産業技術振興協会 総務部 岡田 千歌 (経理担当者)

(業務管理者) 事務局長 大嶋 清治 総務部長 高嶋 耕司 企画交流部 守谷 哲郎 総務部 松田 香織

#### 再委託先

リソテックジャパン株式会社

(経理担当者)	総務・経理グループ 瀬下 由美子
(業務管理者)	総務・経理グループ統括 十本 克美

		-= / //	~ 191	ыц <u>т</u> ,±,,				
	取締役							
	0				. 0	• • • • •		<u></u>
	ブロセス	・ソリ	ューシ	ョンズ・グノ	レーブ	グループ長	そ 扇子	義久
株式会社オジックテ	クノロジ-	ーズ						
(経理担当者)	総務部	部長	与田	英雄				
(業務管理者)	総務部	部長	与田	英雄				
	技術部	次長	安田	敬一郎				
独立行政法人産業技	術総合研究	究所						
(経理担当者)	総務本部	財務部	経理	<b>室長</b> 山口	洋二			
(業務管理者)	ナノエレ	クトロ	ニクス	研究部門 音	腳長	安田 哲二	_	

国立大学法人九州大学

(経理担当者) 工学部等事務部 経理課 課長 三原 悦侍 (業務管理者) 大学院システム情報科学研究院 情報エレクトロニクス部門 教授 浅野 種正

- 3) アドバイザー
  - 株式会社村田製作所

技術·事業開発本部技術企画統括部 技術企画室 部長 馬場 康行 独立行政法人産業技術総合研究所

つくばイノベーションアリーナ推進本部 共用施設調整室 招聘研究員 落合 幸徳

- オムロン株式会社 マイクロデバイス事業推進本部 営業推進部 戦略・技術開発担当 技術専門職 西尾 英俊
- 1-3 成果概要
- 1)角形チップ用フォトレジスト塗布装置の開発 装置目標仕様の「チップサイズ10 mm×10 mm の周辺不均一領域11 mm<sup>2</sup>以下、均一性 は厚さ10 μm±5%以内」を達成した。本装置の性能は、実用機として満足することを検証 した。
- 2)角形チップ用フォトレジスト現像装置の開発

装置目標仕様の「角形チップサイズ10 mm×10 mm、現像均一性はフォトレジスト厚10  $\mu$  m、線幅3  $\mu$  m ± 5%以内」を達成した。本装置は、実用機の性能を有することを検証した。

3) 3D LS I 対応技術の開発

目標仕様の「角形チップサイズ10 mm×10 mm、20 µmピッチで1万ピンの接合を可能と する」を達成した。角形チップ側面のめっきシード膜形成技術および、めっき用マイクロ取出 し電極技術を確立した。開発した角形チップ用フォトレジスト塗布装置および現像装置を一貫 工程に用いバンプ形成と接合性能を検証した。

1-4 当該研究開発の連絡窓口

一般社団法人研究産業・産業技術振興協会
 企画交流部 守谷哲郎
 電話 029-886-3652 FAX 029-886-3653
 E-mail:moriya@jria.or.jp

# 第2章 研究成果

#### 2-1 角形チップ用フォトレジスト塗布装置の開発

初年度および2年度は、試作装置を製作し、以下の開発項目について機構改良および評価を 行った。また、角形チップ(10 mm×10 mm)の表面に、高密度マイクロバンプ形状の実現に 関する予備実験を行った。

本年度は、角形チップにフォトレジストを均一に塗布ベークするための新技術として「埋め 込み式チャック」を開発し、それを少量多品種半導体生産システムとして開発が加速している ミニマルファブシステム規格装置へ実装し、角形チップにて集積化を行う3D LSIに適応し た実用機の開発を行った。具体的な目標として、チップサイズ10 mm×10 mmの周辺不均一 領域11 mm<sup>2</sup>以下、均一性は厚さ10 μm±5%以内を可能とすることとした。

#### 1) 開発項目

①風切りのない回転機構

角形チップの周辺不均一領域を減少させるために、回転機構や部品等の試作と評価実験 を実施した。本年度は、新型方式として角形チップの「埋め込み式チャック」について 検討した。

**②溶媒蒸発制御** 

本年度は、フォトレジストの塗布状態の再現性を得るために、プロセス・エリア内の温 度と湿度を制御する機構を用いて評価した。

③周辺·側面除去

エッジリンス(EBR)ノズルとして、ラバー式EBRノズルを開発した。本年度は、 左右のラバーの挟み込み最適化と、ノズルへのリンス液供給を自動化した。

④ 裏面除去

角形チップの裏面に回り込んだフォトレジストの除去とスピン乾燥に適応した環状型ノズルの裏面除去機構を開発した。

⑤厚膜レジスト技術

予めレジスト内部の気泡を脱気したレジストを充填することでレジスト内の気泡の影響 を防止するシリンジ式の吐出機構を開発した。

⑥角形チップのハンドリング

角形チップの搬送機構を開発した。また、ミニマルファブ装置の装置間の角型チップ搬送に対応したミニマルシャトルの開発を行った。

⑦小型化

本年度は、装置サイズおよびミニマル標準搬送機構PLADについて、ミニマルファブ 規格への適応を目指し開発した。

2) 開発した装置の概要

初年度、2年度および本年度の産業技術総合研究所と共に装置設計案を検討した装置外 観を図2-1-1に示す。

初年度に試作した装置は、装置天井部に装置全体に空気の流れを供給するための吸気 ファンを設置し、その空気は HEPA フィルタを通りクリーン度の高い空気となり、装置内 のプロセス・エリアに供給される。これによりクリーン度の高い環境でフォトレジストの 塗布ベーク処理が可能となり、クリーン・ルームが不要となる構造となっている。しかし、 ミニマルファブの局所クリーン搬送方式のPLADおよびミニマルシャトルには適応して いない。装置サイズ(W300×D550×H1440)および、装置外装はミニマル規 格を満足しなかった。

2年度は、初年度に製作した試作装置のプロセス・エリアン内を改良し、各開発項目に ついて機構の開発および評価を行った。また、風切りのない回転機構として基板埋め込み 式チャックを開発し、角型チップの周辺・側面のフォトレジスト除去の為にラバー式EB Rノズルを開発した。

本年度は、さらに小型化を実施し装置サイズ(W294×D450×H1440)お よび、装置外装ともにミニマル規格に適応を行った。また、プロセス・エリアにシリンジ 型のレジスト吐出機構を搭載し、ラバー式EBRノズルを改良した。



図2-1-1 初年度、2年度および本年度の開発した装置外観

3)開発した装置の特許出願

初年度、2年度および本年度に開発を行った角形チップ用フォトレジスト塗布装置について、特許の出願を行った。出願特許の出願番号等を表2-1-1に示す。

祝と     山限	
特許出願番号	特願2015-023057
発明の名称	基板処理機構及び小型製造装置
出願日	2015年2月9日
出願国	日本
出願人	リソテックジャパン株式会社
代理人	佐野山

表2-1-1 出願特許の内容

# 2-1-1 風切りのない回転機構

初年度に開発した回転機構は、角形チップを吸着したスピン・チャックの上部に回転機構 をもつ蓋を搭載したものである。この蓋は角形チップにフォトレジストを滴下した後(図2 -1-2)、下降しスピン・チャックに接近する。また蓋はスピン・チャックと回転数を同期 させながら回転する。



図2-1-2 フォトレジストを角形チップに滴下した様子

蓋式の回転機構を用いた場合と、従来方式のフォトレジスト塗布結果を図2-1-3に示 す。フォトレジストの表面状態は、回転機構を用いた場合の方が、従来方式よりもムラが多 いことを目視により確認した。



図2-1-3 蓋の有無によるフォトレジスト塗布結果

2年度は、本回転機構の蓋を改良し、角形チップの面内均一性の改善を試みた。その結果、 フォトレジストの角チップ面内均一性は、従来方式(蓋なし)の方が、改良型の蓋方式より も良好な結果となった。本結果により蓋の方式では風切のない回転機構を実現するには不十 分であり、新たな風切のない回転機構の開発が必要であるとの見解にいたった。

2年度に新たな風切りのない回転機構として、基板埋込み式チャックを開発した。この方 式は、チャック表面形状を角形チップの形に掘り込み、角型チップを埋め込むことにより、 角型チップとチャック表面の高さが同一となり、角チップ自体の風切がなくなる。

従来チャックと埋込み式チャックの比較実験結果を図2-1-4に示す。角形チップの表 面状態およびフォトレジスト膜厚測定結果から、埋込み式チャックは角チップに対してフォ トレジスト膜厚の面内均一性を向上する効果があることを見出した。



図2-1-4 従来チャックと埋込み式チャックの比較実験結果

図2-1-5に従来チャックと蓋式の回転機構、そして埋込み式チャックを用いてフォト レジストを塗布した結果を示す。角チップ表面観察データから埋込み式チャックは従来 チャックおよび蓋式回転機構に比較し角形チップ面内均一性が良好であり、特に角の部分の 膜厚ムラが少なくなっていることが確認できる。これに用いたフォトレジストでは2 μm前 後の膜厚より厚くならず、目標膜厚の10 μmには達しないものの、埋込み式チャックを用 いることにより、開発仕様(フォトレジスト膜厚均一性は10 μmにおいて±5 %以内)を 満足する可能性があることを示唆している。



(a) 表面観察画像



(b) 膜厚測定結果

図2-1-5 従来チャック、蓋式回転機構、埋込み式チャックを用いた塗布結果 (a)表面観察画像、(b) 膜厚測定結果

また、高粘度フォトレジストの塗布再現性の確認実験を実施した(図2-1-6)。その 結果、角基板面内均一性は約10µmの膜厚に対して±4%、再現性は±0.3%となり、再現 性についても目標仕様を満足した。高粘度フォトレジストを用いて埋込み式チャックにて角 形チップに塗布することにより、面内均一性および膜厚再現性は目標仕様を満足した。



埋込み式チャック

図2-1-6 高粘度フォトレジストの塗布再現性

本開発の最終目標である先鋭バンプを形成するため、フォトレジストを先鋭バンプレジストに変更し、埋込み式チャックにてフォトレジスト塗布実験を実施した結果を図2-1-7 に示す。角形チップ面内均一範囲が広く良好な埋込み式チャックの回転数は3,000 rpm 以上であるが、先鋭バンプ用のフォトレジストは前記で使用したものより粘度が低く、その 回転数での平均膜厚は約4 μmとなり、目標膜厚である10 μmには達しなかった。また、 埋込み式チャックの回転数を低速(1,000 rpm)に設定した場合、角形チップの中心付 近の平均膜厚は約7.5 μmまで増加できたが、面内均一性が極端に低下した。



図2-1-7 先鋭バンプレジストを埋込み式チャックにて塗布した結果

さらに、先鋭バンプレジストを用いたリソグラフィ実験を実施した(図2-1-8)。こ の実験では、角形チップに先鋭バンプレジストを、埋込み式チャックを用いて塗布した。角 形チップの中心部の膜厚を目標膜厚の10 μmに塗布したため、エッジ部および角部分の膜 厚ムラが大きく均一性が低下している。この角形チップを九州大学に持込み、リソグラフィ 実験を行いフォトレジストの断面形状を観察した。

その結果、フォトレジストは、基板エッジ部は剥がれ、基板中心は厚くなり約9 µmの 膜厚となった。レジストの段面形状は、基板中心付近では良好なバンプ形状を形成した。一 方、フォトレジストの膜厚が薄くなるとレジスト表面部の開口寸法が広くなり、良好な先鋭 バンプ形状を形成できなかった。従って、本実験の基板中心部と同じ膜厚にてエッジ部も先 鋭バンプレジストを塗布することにより、角形チップ全面に先鋭バンプ形状を形成すること が可能であることを示唆している。



図2-1-8 先鋭バンプレジストを用いたリソグラフィ実験結果

2-1-2 溶媒蒸発制御

スピン塗布時のフォトレジスト内の溶媒の蒸発制御を行うために、スピン塗布の雰囲気を 制御することにより、フォトレジスト膜厚均一性を安定させる機構を開発する。

初年度に実施した、風切りのない回転機構を用いた気密性、温度、湿度の制御を行った結果を図2-1-9に示す。結果は、従来型チャックよりも角形チップ面内の膜厚変動が大きい。これは、フォトレジストを回転機構からの排出するために隙間を開けていたことに起因したと考えられる。また、飛び散ったフォトレジストが回転機構の蓋に当たり跳ね返ったミスト状のフォトレジストがチップに付着することにより角形チップの面内均一性を低下させていることを確認した。

スピン回転 /rpm	回転機構	スピン回転 /rpm	回転機構
1, 000		2, 000	
3, 000		4, 000	SZP
5, 000	EZF		

図2-1-9 溶媒蒸発制御の結果と跳ね返ったミスト状のフォトレジスト

初年度の結果、蓋式回転機構は形チップ面内均一を向上させることはできなかった。しか しながら、埋込み式チャック方式によって角形チップへの塗布均一性の目標値を満足する可 能性を見出した。

従って、埋込み式チャック方式を用いる場合、フォトレジストの溶媒蒸発制御は塗布カッ プの雰囲気の温度制御と伴に湿度制御が大きく影響する。そこで、我々は温度と湿度を同時 制御する小型の温湿調ユニットを開発した。このユニットの温度と湿度の制御は、圧縮機の 排熱を利用した冷媒量比例制御により行い、加湿エレメント(滴下浸透気化式)方式を用い た。また、このユニットはミニマル装置サイズに搭載可能な小型化を行った。

本温湿調ユニットについて評価を行った結果、制御温湿度を24℃、45%に設定し、制御を始めた時間は変動が大きいが、その後は安定に向かい、約45分以降は塗布カップ部において平均温度25.5℃±0.2℃以内、平均湿度34.8%±0.9%以内の性能を示し、開発目標を達成した。

2-1-3 周辺・側面除去

初年度は、角形チップに追従したエッジリンス(EBR)を可能にするための機構である ノズル・スキャン方式を開発した。本方式は、角形チップがスピン回転すると同時にEBR ノズルが角形チップの4辺に沿うように稼働することにより角形チップ周辺部の余分なフォ トレジストを除去する機構である。

ノズル・スキャン方式にてフォトレジスト除去を行った結果、本来EBR液は角形チップ のスピン回転により角形チップの外側に吹き飛ばされるが、今回はEBRノズルの稼働速度 (角形チップの4辺に沿う追従速度)が高速のスピン回転(通常は2,000 rpm 程度)に 追従できない機構のため、低速のスピン回転数(50 rpm)にて実験を行った。その結果、 EBR液を角形チップの外側に吹き飛ばすために十分な遠心力を得られず、EBR液は角形 チップの内側に侵入し、角形チップの周辺および側面を選択的に除去ができなかった。

2年度は、高速スピン回転(500 rpm 程度)に追従できるEBRノズルの稼働機構に改 良した。その結果、角形チップの高速回転による生じた遠心力がEBR液を角形チップの外 側に吹き飛ばす方向に働くものの、EBRノズルの稼働速度が速くなったために、EBR液 の滴下時に液が角形チップのエッジ部に乗らず角形チップの全面に液を滴下する結果となり、 角形チップの周辺・側面のフォトレジストを選択的に除去することができなかった。

そこで、新たにラバー式EBRノズルを開発した。これは、ラバーにフォトレジスト除去 液(EBR液)を浸みこませ、このラバーで角形チップの左右方向を挟み込んで、周辺およ び側面部分のフォトレジストを除去する方式である。

本年度は、改良型のラバー式EBR機構を開発した。具体的には、ラバーへのフォトレジスト除去液(EBR液)の自動供給と、角形チップの側面とラバーの接触位置の制御機構を 搭載し、フォトレジストの除去を安定させた。改良型ラバー式EBRと角形チップ周辺の フォトレジスト除去結果を図2-1-10に示す。この結果から開発目標の除去幅0.5mm以 下を達成した。



図2-1-10 改良型ラバー式EBRノズルの周辺・側面除去結果

#### 2-1-4 裏面除去

角チップの裏面に回り込んだフォトレジストを除去するため、吐出したフォトレジスト除 去液の拡がり、を従来の3 mmから1 mmにできる精密ノズルとその位置制御を実現する機構 を開発する。

従来方式の除去液ノズル形状は管式のストレート・ノズルであり液の拡がりは3 mm程度 である。初年度に開発した裏面除去機構は、この液の拡がりでは、スピン・チャックと角形 チップ外周との距離が狭く、スピン・チャックへの液の回り込みによる機構破損の可能性が 高かったので、環状ノズル型の裏面除去機構を開発した。本環状ノズルは角形チップ裏面と の距離を近づけ除去液の表面張力により除去液を角形チップ裏面に接触させる方法である。 この方式にて吐出の拡がりを1 mmに制御し裏面除去が良好であることを確認した(図2-1 -11)。



図2-1-11 裏面乾燥後の結果

2-1-5 厚膜フォトレジスト技術

厚膜用の高粘度レジスト内での気泡を除去するための脱気機構と、厚いレジストからの溶 媒の蒸発精密を制御するための急加熱急冷技術を開発する。

1) 脱気機構

高粘度レジストを塗布する際に、加圧により吐出する方式では、長時間加圧すると窒素 などの加圧ガスがレジスト内に溶け込み残留する場合がある。この残留ガスは塗布時には確 認が困難であるが、ベーク時の加熱によってレジスト内に微小な泡として発生する場合があ る。これはレジスト・パターニングの不良の原因になる。従って、レジスト内での気泡の原 因となる溶存ガスを除去するための脱気機構の装備が必要となる。

初年度は、テフロン膜が空気を通過させるという特性をもつことを利用して脱気する方 法を考案した。その結果、実験に用いたテフロン・チューブの条件では空気を通さない結果 となり脱気ができなかった。

2年度は、フォトレジストの吐出機構を窒素等の加圧式から、シリンジ式(注射器)への変更を考案した(図2-1-12)。この機構は窒素等の加圧を必要としない為に、フォトレジスト内に窒素ガスが溶け込むことがなく、複雑なフォトレジストの脱気機構が不要となる。シリンジは小型であることから、装置内の薬液室に設置することなくプロセス・エリアに直接設置でき、フォトレジストの供給距離が短いため、供給経路の環境の影響によるフォトレジストの劣化がない。また、ミニマルファブ規格の小型装置サイズ内への搭載に有利である。さらに、シリンジから押し出すフォトレジスト量をピストンの押し出し距離によ

り厳密に制御することでフォトレジストの滴下量の再現精度が高まる。

本年度は、シリンジ式の機構の試作と評価を実施した。その結果、予め脱気を完了させ たフォトレジストをシリンジに充填することで高粘度フォトレジスト内の気泡が無い状態で 塗布ができ、ベーク時の気泡も無いことを確認した。



図2-1-12 シリンジ式の考案図

2) 急加熱急冷技術

初年度に開発したベーク・ユニットをサーモ・カメラにて測定したベーク表面の温度分 布を図2-1-13に示す。ベーク・プレートは設定した温度(100 ℃設定)を安定し て保持している。プレート表面温度分布は開発目標の100 ℃±0.3 ℃の精度を達成し た。



図2-1-13 ベーク・ユニットとベーク表面温度分布

角形チップのベーク・ユニットによる温度変化をサーモカメラにて測定した結果(図2 -1-14)、開発目標値である昇温速度5 ℃/秒と、降温速度3 ℃/秒以上を達成した。 これは熱容量の高いベーク・プレートを開発したことと、基板が10 mm×10 mmであり、 且つ材質がS i で熱伝導性が高いために昇温および降温が急速になったと考えられる。



図2-1-14 角チップのベーク・ユニットによる温度変化

2-1-6 角形チップのハンドリング

初年度に開発した角形チップ用の搬送機構は、角形チップの角部分を左右のアームにて挟 み込む方式を採用した。また、角形チップの位置を制御するため左右のアーム部の基板の受 け部分は、落とし込み形状となっており角形チップの位置制御を可能にした。本搬送機構に より各ユニットへの角形チップの搬送は良好に実施されていることを確認した。また、本搬 送機構は、角形チップ用フォトレジスト現像装置にも搭載されている。

2年度は、角形チップ用のミニマルファブ規格のミニマルシャトルの開発試作を行った。 ミニマルシャトルは、内部を高いクリーン度に保った枚葉式の基板キャリアである。この シャトルにより装置間の基板の受け渡しが可能になる。以下に角形チップ用のミニマルシャ トルの試作評価結果を行った。

1)評価試験方法

これまで開発してきたウェーハ搬送システム、ミニマル装置を用いて搬送試験を行った。 2)実験方法と結果

ミニマルシャトルには個別に製造番号が刻印されており、今回新しく開発した9個を用 いて、搬送評価を行った。 3) マニュアルオープナーを用いた角チップの格納評価

マニュアルオープナーを用いて10 mm角チップが問題なく格納されるか確認した。10 mm角にダイシングされたSiチップ(250 µm 厚)をミニマルシャトルのウェーハ爪に載せ、ウェーハドームの開閉評価を行った。評価の結果、角形チップは問題なく格納された。

4) ミニマル装置を用いた10mm角チップの搬送確認

ミニマル装置を用いて10 mm角チップの搬送テストを行った。使用した装置は、ミニマル装置に搭載されているウェーハ搬送システム、PLAD(Particle Lock Air-tight Docking)を用いた。

ハーフインチウェーハと同様にスムースなLoad/Unload動作を観察できた。1 個のミニマルシャトルにつき10回、全90回の搬送試験を行い、全てにおいて搬送エ ラー・トラブルは確認されなかった。開発したミニマルシャトルは10 mm角チップを格納 する上で十分に機能し、開発したミニマルシャトルは実用上使用可能であることを実証した。

本年度は、ミニマル規格である搬送システムPLADおよびミニマルシャトルに対応し たハンドリングを開発した(図2-1-15)。ミニマルの角形チップの搬送規格に適応さ せるために、プロセス・エリア内の搬送機構の角形チップの受け渡しを変更した。具体的に は、角型チップの辺を左右のアームで挟み込む方式に変更した。角形チップの位置を制御す る方式は、左右のアーム部の基板の受け部分を落とし込み形状とした。この結果、角形チッ プの搬送は良好に実施されていることを確認した。



図2-1-15 ミニマル規格に対応したハンドリング

2-1-7 小型化

本年度は、装置の小型化を行いミニマル規格の装置筐体への適応および外装パネルの装着 を行った(前項目2-1-6の図2-1-15を参照)。これにより小型化の開発目標を達成 した。

また、プロセス・エリア内の温度と湿度を安定できる温湿調ユニットの開発を行い、小型 化による各発熱源からの熱影響を抑止し、安定した塗布プロセスを実現した(前項目2-1 -2を参照)。 2-1-8 まとめ

角形チップ用フォトレジスト塗布装置の開発を行い、目標仕様の「チップサイズ10 mm × 10 mmの周辺不均一領域11 mm<sup>2</sup>以下、均一性は厚さ10  $\mu$  m ± 5%以内」を達成した。 本装置の性能は、実用機として満足することを検証した。以下に各開発項目の詳細をまとめる。

①風切りのない回転機構

蓋式回転機構は、角形チップの周辺不均一領域を減少させるためには不十分であることがわかった。開発した埋込み式チャックを用いることにより、角形チップ面内での膜 厚均一性が向上し、高粘度フォトレジストにより開発目標を達成した。

一方、高粘度化が困難な先鋭バンプ用レジストを埋込み式チャックに適用した場合、 目標膜厚10 μmの約半分の厚みとなったが、フォトレジストの形状およびバンプめっ き形状は先鋭バンプ形状を形成できることを確認した。さらに本条件にて最終的な接合 性の検証を実施した。その詳細は項目2-3-3にて述べる。

②溶媒蒸発制御

蓋式の回転機構は、機構内でのフォトレジストの跳ね返り防止と角形チップ面内均一の向上を行うことは困難であった。

ー方、埋込み式チャックにて角チップ均一塗布の開発目標値を達成した。本方式の フォトレジストの溶媒蒸発制御をするために温度と湿度を同時制御する小型の温湿調ユ ニットを開発した。これにより安定したフォトレレジストの塗布性能を達成した。

③周辺·側面除去

スキャン式EBRノズルを開発した。その結果、EBRノズルの稼働速度が速く、E BR液が確実に角形チップのエッジ部に乗らず周辺・側面除去ができなかった。

新たにラバー式EBRノズルを開発した。その結果、開発目標(角形チップ周辺のE BR除去幅0.5mm以下で、角形チップ周辺に沿って実施する)を達成した。

④裏面除去

埋込み式チャックにて塗布した角形チップに対して、環状型の裏面ノズル方式を適応 可能にし、開発目標を達成した。

⑤厚膜レジスト技術

シリンジ式の吐出機構を開発した。本方式によりフォトレジスト吐出時の窒素等による加圧を不要とすることで、装置内での脱気機構を不要とした。

急加熱急冷却技術については、熱容量の高いベークを開発したことと、角チップの熱 伝導性の高さにより開発目標値を達成した。

⑥角形チップのハンドリング

ミニマル規格である搬送システムPLADおよびミニマルシャトルに対応したハンド リングを開発し、角形チップの搬送は良好であることを確認した。 ⑦小型化

ミニマル規格の装置筐体への適応および外装パネルの装着を行い、小型化の開発目標 を達成した。小型化に伴うプロセス・エリア内の温度上昇についてはプロセス・エリア の温度と湿度を安定させるための温湿調ユニットを開発した。 2-2 角形チップ用フォトレジスト現像装置の開発

初年度および2年度は、試作装置を製作し、以下の開発項目について機構改良および現像性 能について予備実験を行った。

本年度は、角形チップに均一にフォトレジストを現像ベークするための機構を少量多品種半 導体生産システムとして開発が加速しているミニマルファブシステム規格装置へ実装し、角形 チップにて集積化を行う3D LSIに適応した実用機の開発を行った。実用機の装置仕様「角 形チップサイズ10 mm×10 mm、現像均一性はフォトレジスト厚10 μm、線幅3 μm± 5%以内」について評価した。

### 1)開発項目

①現像液の劣化制御

本年度は、プロセス・エリア内の温度変化による現像液の劣化を抑制するためにプロ セス・エリア内の温度を制御する機構を開発した。また、シリンジ式の吐出機構を開 発し、これをプロセス・エリアに搭載した。また、フォトレジストの厚さが10 μ m程度に塗布できる高粘度フォトレジストにおいて現像均一性の評価を行った。

### ②裏面残渣除去

角形チップの裏面に回り込んだ現像液の除去とスピン乾燥に適応した環状式の裏面除 去機構を開発した。

③小型化

本年度は、ミニマル装置サイズへの適応およびミニマル標準搬送機構PLADの搭載 について開発を行った。

2) 開発した装置の概要

初年度、2年度および本年度の産業技術総合研究所と共に装置設計案を検討した装置 置外観を図2-2-1に示す。

初年度に試作した装置は、装置天井部に装置全体に空気の流れを供給するための吸気 ファンを設置し、その空気は HEPA フィルタを通りクリーン度の高い空気となり、装置内 のプロセス・エリアに供給される。これによりクリーン度の高い環境でフォトレジスト の現像ベーク処理が可能となり、クリーン・ルームが不要となる構造となっている。し かし、ミニマルファブの局所クリーン搬送方式のPLADおよびミニマルシャトルには 適応していない。装置サイズ(W300×D550×H1440)および、装置外装は ミニマル規格を満足しなかった。

2年度は、初年度に製作した試作装置の各開発項目につて予備実験による評価を行った。

本年度は、さらに小型化を実施し装置サイズ(W294×D450×H1440)お よび、装置外装ともにミニマル規格に適応を行った。また、シリンジ式の現像液吐出機 構をプロセス・エリア内に搭載した。



装置サイズ(ミニマル規格外) W300×D550mm×H1440

装置サイズ(ミニマル規格) W294×D450mm×H1440

### 図2-2-1 初年度、2年度および本年度の開発した装置外観

### 2-2-1 現像液の劣化制御

初年度は、ベーク・ユニットからの放熱による現像液の劣化(温度の上昇)を防ぐために、 ベーク・ユニットと現像液ラインの間に遮熱板を設置した。また、気流については HEPA フィ ルタを通ったクリーン度の高い空気を装置天井部から層流状にし、現像ユニットに供給した。

2年度は、角形チップ面内の現像均一性の予備実験を行った。角形チップ面内における現 像均一性を測定した結果を図2-2-2に示す。この評価方法はフォトレジスト塗布ベーク 後の膜厚を予め決められたポイントを測定する。この角形チップに現像およびリンス処理を 行い、塗布後に測定した同じポイントの膜厚を測定し、フォトレジストの減膜量を計算する。 この減膜量により角形チップ面内の現像均一性を評価した。

その結果、全ての測定ポイントにおいて減膜が確認できた。また、角形チップの角部分の減 膜量が大きくなる傾向があることがわかる。

1) 実験条件

- I.フォトレジスト: OFPR-800 (東京応化製)、約1.3 μm厚
- Ⅱ. 現像液: NMD-3 2.38% (東京応化製)

Ⅲ.現像方式:パドル式

Ⅳ. 現像時間:30(秒)

V. 角形チップ: 10 mm×10 mm (Si)

VI. 膜厚測定装置: 非接触型測定装置L-2(米国 Foothill 社製)

Ⅶ. 測定ポイント: 右図を参照(9ポイント)



#### 2) 現像による減膜量測定結果

角チップ1枚目



角チップ2枚目

 $(\mu m)$ 

	1	2	3	4	5	6	7	8	9	平均	MAX	MIN	レンジ	レンジ/平均
塗布後	1. 349	1.367	1. 379	1. 388	1. 365	1. 366	1. 365	1. 384	1. 387	1. 372	1. 388	1. 349	0. 039	2.8%
現像後	1. 223	1. 285	1.305	1. 307	1. 298	1. 298	1. 293	1. 298	1. 299	1. 290	1.307	1. 223	0. 084	6. 5%
減膜量	0. 126	0. 082	0. 074	0. 081	0.067	0. 068	0. 072	0. 086	0. 088	0. 083	0. 126	0.067	0. 059	71.4%



図2-2-2 現像の均一性測定結果

先鋭バンプレジストを用いリソグラフィ予備実験を行い、現像の面内均一性を確認した。 図2-2-3に先鋭バンプレジストを用いた現像後のレジスト均一性を示す。この予備実験 では、角形チップに先鋭バンプレジストを、埋込み式チャックを用いて塗布した。角形チッ プの中心部のフォトレジストの膜厚を目標膜厚の10 μmに塗布したため、角形チップの エッジ部および角部分の膜厚ムラが大きく膜厚均一性が低下している。現像均一性について は、フォトレジスト膜厚が均一な角形チップの中心部について実施した。

現像後のフォトレジストは、バンプ形状が良好に形成できていることを確認した。膜厚1 O μm程度の均一な先鋭バンプレジストを塗布することにより、角形チップ全面に均一な現 像が実現できることを示唆している。



現像後のフォトレジスト断面写真

図2-2-3 先鋭バンプレジストの現像後のレジスト均一性

本年度は、プロセス・エリア内の温度変化による現像液の劣化を抑制するためにプロセス・ エリア内の温度を制御する機構を開発した(前項目2-1-2を参照)。また、シリンジ式の吐 出機構を開発し、これをプロセス・エリアに搭載することで現像液の温度を安定させた。

本機構を用いて、角形チップ用フォトレジスト現像装置の実用機としての装置仕様「角形 チップサイズ10 mm×10 mm、現像均一性はフォトレジスト厚10  $\mu$ m、線幅3  $\mu$ m±5% 以内」について評価した。その結果、フォトレジストの厚さが10  $\mu$ m程度に塗布できる高粘 度フォトレジストにおいて現像均一性は、線幅3  $\mu$ m±4. 2%以内、再現性は、±0.35% 以内を達成し、実用機の目標仕様を満足した。



図2-2-9 フォトレジスト線幅による現像均一性(角形チップ面内および再現性)の評価

2-2-2 裏面残渣除去

角チップの裏面に回り込んだフォトレジストを除去するため、吐出したフォトレジスト除 去液の拡がり、を従来の3 mmから1 mmにできる精密ノズルとその位置制御を実現する機構 を開発する。

従来方式の除去液ノズル形状は管式のストレート・ノズルであり液の拡がりは3 mm程度 である。初年度に開発した裏面除去機構は、この液の拡がりでは、スピン・チャックと角形 チップ外周との距離が狭く、スピン・チャックへの液の回り込みによる機構破損の可能性が 高かったので、環状ノズル型の裏面除去機構を開発した。本環状ノズルは角形チップ裏面と の距離を近づけ除去液の表面張力により除去液を角形チップ裏面に接触させる方法である。 この方式にて吐出の拡がりを1 mmに制御し、裏面除去が良好であることを確認した(図2-2-10)。



図2-2-10 裏面乾燥の結果

2-2-3 小型化

本年度は、装置の小型化を行いミニマル規格の装置筐体への適応および外装パネルの装着 を行った(図2-2-1を参照)。これにより小型化の開発目標を達成した。

また、プロセス・エリア内の温度を安定できる温湿調ユニットの開発を行い、小型化によ る各発熱源からの熱影響を抑止し、安定した現像プロセスを実現した(前項目2-1-2を 参照)。

2-2-4 まとめ

角形チップ用フォトレジスト現像装置の開発を行い、目標仕様の「角形チップサイズ10 mm×10 mm、現像均一性はフォトレジスト厚10  $\mu$ m、線幅3  $\mu$ m±5%以内」を達成した。本装置は、実用機の性能を有することを検証した。以下に各開発項目の詳細をまとめる。

(1)現像液の劣化制御

先鋭バンプ用レジストの厚さが約10 μm厚の場合、現像後のフォトレジストは、良好 な先鋭バンプ形状を形成した。先鋭バンプレジストを角形チップ全面に均一に塗布する ことにより、角形チップ全面に均一な現像が実現できることを見出した。

また、温度の安定したプロセス・エリア内にシリンジ(現像液の吐出機構)を搭載し、 現像液温度を安定させ劣化の抑制を行った。フォトレジストの厚さが10 μm程度に塗 布できる高粘度フォトレジストにおいて、装置の目標仕様を達成した。

**②**裏面残渣除去

環状ノズル型の裏面残渣除去機構を搭載した。その結果、良好な裏面残渣除去を実現し、 開発目標を達成した。

③小型化

ミニマル規格の装置筐体への適応および外装パネルの装着を行い、小型化の開発目標を 達成した。小型化に伴うプロセス・エリア内の温度上昇については、温度を安定させる ための温湿調ユニットを開発した。

### 2-3 3D LSI対応技術の開発

初年度および2年度に、10 mm×10 mm の角形チップでのめっき微小バンプ形成を可能 とするウェーハ側面のめっきシード膜形成技術およびめっき用マイクロ取出し電極を開発し評 価を行うとともに、ウェーハを用いた先鋭マイクロバンプ形成条件の調査、ならびに2-1お よび2-2で開発試作した角形チップ用フォトレジスト塗布・現像装置のマイクロバンプ形成 への応用に関する予備実験を行った。本年度は、電極形状の改良によりチップの取り付け性能 を実用レベルに向上させるとともに、塗布~露光~現像~めっき~3D化接合までの一貫工程 を角形チップへ適用し、開発した装置・技術の3D LSIへの応用性を検証した。具体的な 目標として、「チップサイズ10 mm×10 mm のチップにおいて 20 µm ピッチの先鋭マイクロ バンプの形成およびそれを用いてチップ当たり1 万ピンの接合を可能とすること」とした。な お、一貫工程は各機関の間を、試料を運送することによって実施した。図2-3-1に工程の 流れの概要と担当機関を示す。具体的な実施内容と実績は表2-3-1のとおりである。

表2-3-1 実施スケジュール:計画と実績

←→:平成26年度実施計画
 ●:平成26年度事業実績

実施内容	4~6月	7~9月	10~12月	1~3月
2-3.3D LSI対応技術の開発 2-3-1.マイクロ取り出し電極 2-3-2.先鋭マイクロバンプ形成 2-3-3.バンプ形成と接合性検証			→ → ●	



2-3-1 マイクロ取り出し電極

初年度および2年度までに検討を行ったマイクロ取り出し電極について、特許の出願を行った。出願特許の出願番号等を表2-3-2に示す。

特許出願番号	特願2014-246319
発明の名称	治具及び治具生産方法
出願日	2014年12月4日
出願国	日本
出願人	株式会社オジックテクノロジーズ
代理人	羽立 幸司

2-3-2 先鋭マイクロバンプ形成

初年度および2年度までの検討で最適化された工程及び条件にて、先鋭マイクロバンプパ ターンが形成された角形チップに、高速バンプめっき処理を行った。このバンプめっき作業 工程を図2-3-2から図2-3-7に示す。



図2-3-2 マイクロ取出し電極をめっき治具に取り付け



図2-3-3 バンプめっき前処理



### 図2-3-4 高速バンプめっき



図2-3-5 先鋭マイクロバンプレジストパターン剥離



図2-3-6 バンプめっき完成



図2-3-7 バンプめっきの形状、高さ評価

### 1) 先鋭マイクロバンプレジストパターンの評価方法の確認

バンプレジストパターン形状を評価するのに、毎回断面を確認しては大変な労力で、かつ 結果が分かるまでに時間を要する。そこで、バンプめっきとレジストパターンの断面を観察 し、バンプめっきでレジストパターン形状を評価できないか確認を行った(図2-3-8)。

図2-3-9の結果、バンプめっきはバンプレジストパターンに欠陥無く充填されている ことが確認された。また、バンプめっきの反り部分で、レジストの厚さが評価できることを 確認した。

以降は、バンプめっきを観察して、バンプレジストパターンの評価を行った。



図2-3-8 2年度に作製したバンプめっきとレジストパターン断面



図2-3-9 レジストパターンとバンプめっきの断面

2) レジストパターン形状、レジスト厚の均一性評価

先鋭バンプレジストパターンが形成された角形チップ No. ①~④にバンプめっきを行い、 レジストパターンを剥離後、バンプ形状とレジスト厚の評価を行った。

評価は図2-3-10に示すバンプ配置になっており、目標である口4 mm エリアと参考 までにレジスト膜厚の不均一領域11 mm<sup>2</sup>が含まれる外周エリアの評価を行った。評価した ポイントを図2-3-11に示す。

バンプめっきの反りが分かりやすいように、バンプめっきはレジスト厚を超えるようにめっ きした。



図2-3-10 角形チップバンプ配置



(a)□4 mmエリア

(b) 外周エリア(参考)

図2-3-11 バンプ評価ポイント

2) -1 □4 mmエリアのバンプ形状、レジスト厚さの評価

角形チップ No. ①~④の□4 mmエリアを観察した結果、エリア内で均一なバンプ形状が 確認された。

各角形チップにおいて、いずれのポイントも同様な形状をしていたので、代表例として 角形チップ No. ①の観察結果を図2-3-12、図2-3-13に示す。また、それぞれ の角形チップの中心付近のポイントEの結果を図2-3-14に示す。

これらの観察結果から読み取ったレジスト厚さを、グラフに取り分布を表した。代表例 として角形チップ No. ①の結果を、図2-3-15に示す。同様に、それぞれのチップの 観察結果からレジスト厚さを読み取り、平均値と最大値、最小値を図2-3-16にプロッ トした。

角形チップNo. ①~④のレジスト厚さを表2-3-3にまとめた。



図2-3-12 角形チップNo. ① 口4mm エリアのバンプ形状評価



図2-3-13 角形チップNo. ① □4 mmエリアのバンプ形状、レジスト厚さ評価



図2-3-14 角形チップNo. 2~3ポイントEのバンプ形状とレジスト厚さ







図2-3-15 角形チップNo. ① □4 mmエリアのレジスト厚さ分布



図2-3-16 各角形チップのレジスト厚分布

	Average (μm)	Max(μm) Min(μm)	R	R/Average (%)
チップ①	4. 25	4. 38 4. 05	0. 33	7.8
チップ②	4. 97	5. 40 4. 83	0. 57	11.5
チップ③	4. 55	4. 73 4. 30	0. 43	9. 5
チップ④	4. 80	4. 95 4. 58	0. 37	7.7

表2-3-3 各角形チップのレジスト厚さ均一性まとめ

評価の結果、以下のことが分かった。

・□4 mm エリアでは、均一なバンプ形状となっており、正しく露光されている。

・ほとんどのチップの膜厚Rは、膜厚平均値の±5%以下であった。

膜厚は薄いが、目標である11 mm<sup>2</sup>不均一領域以外でレジスト膜厚均一性±5%以下を達成できた。

2) - 2 外周エリアのバンプ形状、レジスト厚さの評価

参考までに、図2-3-11(b)に示した外周エリアのバンプ形状とレジスト厚さの評価 を行った。

角形チップ No. ①の結果を代表例として、図2-3-17、図2-3-18に形状と厚 さの結果、図2-3-19に厚さの分布を示す。



図2-3-17 角形チップNo. ① 外周エリア バンプ形状評価



図2-3-18 角形チップNo. ① 外周エリア バンプ形状、レジスト厚さ評価







図2-3-19 角形チップ① 外周エリアのレジスト厚さ分布

これらの結果より、以下のことが分かった。

・□4 mmエリアと外周エリアでは、レジスト厚さの差が最大2.70 µm もあった。

・バンプ形状は、先鋭形状やバレル形状のものもあり、均一な形状ではない。

外周部のレジスト膜厚が厚いために、露光に影響して理想の先鋭バンプパターンが形成でき てないと推測され、外周部の膜厚均一性改善が示唆される。

3) 接合性検証用チップの作製

2)の結果を踏まえ、接合検証用チップの作製を行った。外周部のバンプパターンレジ スト膜厚均一性改善のために、エッジリンスが強化され、先鋭マイクロバンプパターンが形 成されたチップへバンプめっきを行った。

接合検証用チップを図2-3-20、バンプめっきの結果を図2-3-21に示す。 観察の結果、先端約4μm-ボトム約11μmの良好な先鋭形状が、均一に形成できてい ることが確認できた。エッジリンス強化によるレジストの膜厚均一化による効果である。



図2-3-20 検証用チップの観察箇所



(a) 検証用チップ No. 3 のバンプめっき ×1,000 (b) 検証チップ No. 5 のバンプめっき



(c) 検証用チップ No. 3 のバンプめっき ×7,000 (d) 検証用チップ No. 2 のバンプめっき

図2-3-21 接合性検証用チップのバンプ形状

#### 2-3-3 バンプ形成と接合性の検証

図2-3-22に、図2-3-1の一貫工程でバンプを形成したチップの写真を示す。チッ プの中心部に12,100個の先鋭バンプを20 µm・ピッチでマトリクス状に形成し、電気 接続検証用のリード電極を形成したものである。バンプおよびリード電極は金めっきによって作 製したものである。なお、両端のバンプ列には、ケルビン法によって接触抵抗を測定するパター ンを配置している。このチップ写真には、チップの一部にチップのハンドリング時に発生したパ ターン欠陥が見られるものの、中心のバンプ領域、周辺のリード電極ともにチップ周辺まで忠実 に形成されていると判定できる。

接合による電気接続性の評価は、図2-3-23に模式的に示すデイジーチェーン法によっ て行った。この試験は、接合によって、上下各々に形成した配線がチェーン状につながるか否か によって接合性を評価するものであり、フリップチップ接合によるバンプ接続の良否を判定する のに標準的に使われる方法である。このデイジーチェーン法による試験を実施するために作製し た対向チップを図2-3-24に示す。これは4インチ径のシリコンウェーハ上にパターン形成 した後、5 mm×5 mmのチップに分割することによって作製した。対向チップも電極は金製で、 めっきによって作製した。

図2-3-22の先鋭マイクロバンプ付きチップと図2-3-24の対向電極を配置した チップをフェースツーフェースでフリップチップ接合した。接合には非加熱(常温)での超音波接 合を用いた。常温で接合できるのは、先鋭マイクロバンプと超音波接合を組み合わせることに よって可能になる特性である。接合条件の詳細を表2-3-2に示す。この接合条件は、市販の 量産用に接合装置にとっては一般的な条件である。超音波接合したチップの写真を図2-3-2 5に示す。

デイジーチェーンの接続試験結果を図2-3-26に示す。横軸は接合したバンプの数、縦 軸は累積の電気抵抗である。もし、チェーンの中に一カ所でも接続不良があるとその点で電気抵 抗が極端に大きくなることから接合不良を発見できる。図2-3-26の結果は、そのような抵 抗の以上増加は見られず、11,000個のバンプが良好に接合できていると判定できる。この 図の傾きから接続抵抗を見積もると、1バンプ+1配線当たり26ミリオーム程度と低く、様々 な応用に利用できる値である。

また、接合試験後の断面観察結果を図2-3-27に示す。この結果からも、良好な接合状態でデイジーチェーン形成されていることが確認される。特に、チップ №.5は理想とされる先鋭形状を超えキノコ状のバンプめっきとなっていたが、接続性には影響しなかった。

以上より、今回開発した角形チップ用フォトレジスト塗布装置および現像装置は、チップレベルで集積化を行う3D LSIに利用可能であると評価できる。



図2-3-22 今回開発した装置と技術を利用した一貫工程によって作製した 3D LSI対応技術の性能検証用チップ







図2-3-24 先鋭バンプの対向電極を形成したチップ

# 表2-3-2 超音波接合条件

温度	常温
荷重	90.8N (0.75 gf/bump)
超音波振幅	0.9 um
超音波周波数	48.5 kHz
接合時間	500 ms



図2-3-25 フリップチップ接合した試験チップ





 $\times 500$ 



×1,000



×7,000

(a) チップ No. 3

(b) チップ No. 5



### 2-4-1 ミニマルファブの市場

ここでは、ミニマルファブという小さなファブで狙う市場を説明する[1]。

従来のメガファブでは、100 万個単位のデバイス市場を想定する必要があったが、それは メガファブ自体が巨大で設備投資が非常に大きく、投資の回収をするためには、大量に売れ るデバイスを生産する必要があったからである。従って、工場サイズをとても小さくすれば、 その投資回収規模もそれに応じて小さくなり、僅かな数量のオーダーに対しても対応できる。 ミニマルファブは、そのような小さな投資額で作り、小さなオーダーに対応する。具体的に は、1万個未満のオーダーでは、メガファブに対してコストは1/100となり、大変有利で ある。

ミニマルに適したデバイスは何ですかと、良く問われるが、このことからわかるように、 ミニマルに適したデバイスは、品種を問わない。要するに、1万個以下であれば十分な競争 力がある。CPUやメモリであっても、1万個程度しか生産されないものは、ミニマルファ ブで製造した方が良い。

このような多品種少量の市場は、一般的にはとても小さな取るに足らない規模であると思われている。しかし、メガファブにおいては、数千種類もの品種が作られており、事実上多品種少量はメジャーなものである。大量生産されないCPUやメモリの他、各種制御IC、システムLSI、マイコン、専用IC、パワーデバイス、それにMEMS(Micro Electro-Mechanical System: 微小な電気機械システム)やセンサーなどは多品種少量品が主流である。 ミニマルファブの初期ターゲットは、商品で言えば、宇宙ロケット、エンジニアリングサンプル、特殊計測機器などである。ボリュームターゲットは、既存市場については、計測機器、各種工業用機器、家電製品中の周辺チップなどであるが、このゾーンでは商品価格は10万円未満になるので、家電製品を100個~1万個で売れることとなり、グローバル商品の敷居が極めて低くなって、広大な新市場を拓くことになる。重要なことは、この多品種少量市場が、グローバル市場に匹敵する10兆円のチップマーケットを持っていることであるが、このことはほとんど知られていなかった[2]。

2-4-2 ビジネスモデル

端的に言えば、ミニマルファブを使って、1万個以下のデバイスを製造することで、既存 ファブのコストの1/100とする強みを生かすのがミニマルファブを活用するデバイスメー カの新しいビジネスモデルである。ここでは、資金が潤沢であることは武器にならない。消 費者が受け入れる新しいアイデアをデバイスに盛り込むことが競争力の源泉となる。

装置メーカにとっては、ミニマル仕様の新しい装置自体が競争的商品である。なぜなら、 30cm 幅に、全ての装置要素と原料を詰め込むのは、至難の業であり、また、外部が微粒子 だらけで温度制御されていない普通の環境という、半導体にとっては極めて厳しい環境から、 内部プロセス空間を保護しなければならない、新しい装置技術が求められるからである。そ のような箱庭的装置づくりは、日本人が最も向いている。

家電製品を作るメーカや自動車メーカにとっては、ミニマルファブをこれらの事業部の隣 に配置するという、全く新しいビジネス形態、生産形態が生まれるであろう。なぜなら、家 電や自動車の生産スピードは、1分に1台であり、ミニマルウェハも1分に1枚で、ぴった りと両者の生産スピードが一致するからである。これらの最終商品メーカは、デバイスづく りの素人であるかもしれず、そのために、既存のプロのデバイスメーカは、これらの企業に プロセスを教授するビジネスが発生する。これはただで教えるわけではない、時限有料レシ ピとして提供するのである。

ミニマルファブのユーザーインターフェース(UI)であるタッチパネル操作体系は統一される。多数の企業が別々の装置を作るのであるから、これは非常に画期的で過去無かったことである。既に百数十ページのミニマルUIガイドラインが策定されている。ユーザは一つの装置の操作を覚えれば、後は全部同じなのである。装置メーカを1年間留め置くなどということは、なくなるだろう。自らのアイデアも流出する危険性を考えれば、ミニマルファブの場合、操作が非常に簡単なため、自ら操作した方がずっと効率的である。

UIの統一は、既存ユーザだけのためにあるのではない。ミニマルファブでは、新規の ユーザが爆発的に増えるであろうことを踏まえた、そのための重要な事前の手立てである。

2-4-3 ロードマップ

図2-4-1[1]にミニマルファブ開発のロードマップを示す。まず、中核である ミニマルリソグラフィ装置群の開発を行い、次に小型化が困難な、プラズマ、CVD、 イオン注入装置群の開発を進める。現在、リソグラフィ装置群及び、スパッタ、エッ チング、洗浄装置群については、販売可能な実用化フェーズに達している。イオン注 入は既にミニマル化を達成しており、2年ほどの内には、商品化への道筋が描けると いう状況である。

2015年から3年ほどの間には、プロセス数が少ないMEMS、センサー、パ ワーデバイスなどへの専用ミニマルファブを構築する。その後、3年ほどかけて、L SIを製造するミニマルファブラインを開発して行く。



#### 2-4-4 ミニマルファブの展開

ミニマルファブは多品種少量を真にモノにする、新しい取り組みである。その要諦は、多 品種であることによる開発の非効率性を克服するために、搬送系などに代表される多品種に 共通な部分を規格化し、統一したことにある。クリーン・ルームを不要とするために、機械 システムを導入した。すなわち、一個づくりに、品質保持を目的とした搬送機械を導入する という新しいタイプのシステムである。通常、手作りシステムは機械化されていない。その ため、複雑なものは作れない。ミニマルでは、一個づくりで複雑で高品質なものを作り上げる。これは、現在はやっている3Dプリンタが造る将来産業[3]よりもずっと広範で付加価値の高い産業を生み出すことになるだろう。

参考文献:

- [1] 原 史朗, 「ミニマルファブ特集~第2回 ミニマルファブのコンセプト~」, SEAJ Journal,
- 142, 18-24 (August 2013).
- [2] 日本経済新聞 2010 年5月19日1面トップ記事「半導体設備投資1/100」.
- [3] クリス・アンダーソン,「MAKERS 21 世紀の産業革命が始まる」NHK 出版(2012).

# 第3章 全体総括

角形チップ用フォトレジスト塗布装置および現像装置については、産業技術総合研究所より仕 様案の提言をいただき、リソテックジャパンにて試作装置を完成させた。この試作を用いて各開発 項目の機構の開発・改善を行った。本年度は開発した各機構をミニマルファブシステム規格装置へ 実装し、角形チップにて集積化を行う3D LSIに適応した実用機の開発を行った。本装置の性 能は目標仕様を満足し、実用機が完成した。

3D LSI対応技術については、九州大学およびオジックテクノロジーズにて、角形チップ側 面へのシード膜形成技術を確立するとともに、マイクロ取り出し電極を完成した。さらに、角形 チップ用塗布・現像装置をバンプ用フォトレジスト形成プロセスに適用し、接合によるバンプ性能 が良好であることを実証した。

本年度の具体的な成果は以下のとおりである。

- 1)角形チップ用フォトレジスト塗布装置の開発
  開発した各開発項目の機構をミニマルファブシステム規格装置へ実装し、角形チップにて集積化を行う30LSIに適応した実用機が完成した。
- 2)角形チップ用フォトレジスト現像装置の開発
  開発した各開発項目の機構をミニマルファブシステム規格装置へ実装し、角形チップにて集積化を行う30 LSIに適応した実用機が完成した。
- 3) 3D LSI対応技術の開発 角形チップの側壁部のシード膜の形成技術および、マイクロ取り出し電極が完成した。

総括として、計画された3年間の目標は、おおむね達成されたと考える。

以上