

平成23年度第3次補正予算戦略的基盤技術高度化支援事業

「位置決め装置を小型化する薄型エンコーダの研究開発」

研究開発等成果報告書

平成25年 2月

委託者 近畿経済産業局

委託先 学校法人立命館

目 次

第1章 研究開発の概要

1-1 研究開発の背景・研究目的及び目標

1-2 研究体制

1-3 成果概要

1-4 当該研究開発の連絡窓口

第2章 本論

最終章 全体総括

第1章 研究開発の概要

ロボットや精密機器製造業者は、装置の小型化が課題となっているので、位置決め装置の小型化を求めており、位置決め装置を小型化するために、エンコーダの小型化は重要な課題である。

今プロジェクトのデジタル信号処理方法である同期検波方式により、高精度の光学部品を使用せずに高分解能化する位置決め装置の小型化技術を開発する。また、汎用小型エンコーダの開発と共に、組込み型のエンコーダの開発と事業化を目指す。

1-1 研究開発の背景・研究目的及び目標

1) 研究の背景

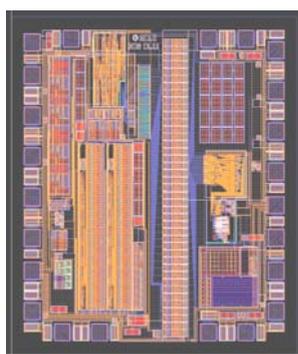
位置決め技術はメカニカル技術を持つメーカーが主体的に製品技術開発を進めてきており、センシング技術のノウハウや信号処理回路分野のノウハウが少ない為、位置決め技術に於ける重要な要素である光電変換センサーや信号処理 IC の開発においては、専門的なセンシング技術や位置検出装置であるエンコーダの開発技術を有するリソースを活かして技術開発が進められてきている。

マイクロシグナ(株)ではこれまでエンコーダなどの光センサーや光通信デバイス及びその信号処理回路を IC 化する研究開発・製品化を行なってきた。

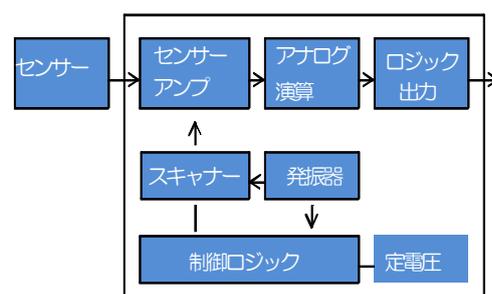
また、位置決め用信号処理 IC についてはセンサーの出力信号である正弦波をアナログ演算する事により分解能を上げる逡倍信号処理 IC について開発を進めてきた。

マイクロシグナル(株)では専門性を活かし、高機能、高性能となる新たな位置検出用エンコーダシステムを IC に集積化することにより低コストで大量に供給可能とする製品の開発に取り組んでいる。

マイクロシグナル(株)の開発してきたエンコーダ関連 IC のチップイメージを以下に示す。



エンコーダ IC チップ



センサー用信号処理 IC の例

エンコーダ用逡倍 IC チップ

マイクロテックラボラトリー(株)ではエンコーダ専門メーカーとして主に他社では困難なエンコーダの小型化に取り組み、人型ロボットの関節部分の位置決め部品として小型エンコーダを開発してきた実績がある。

立命館大学では、医療・介護用機器の研究に取り組んできており、リハビリロボット、アシストロボット、メディカルロボットなどに関する研究と共に、小型位置センサの研究に取り組んできた。

当研究開発事業ではIC化を含めたセンシング技術、エンコーダの小型化技術、及びロボット技術を有する機関のコンソーシアムにより、川下業者のニーズに応える小型エンコーダの事業化を目指し、研究開発に取り組むものである。

2) 研究の目的

高精度の位置決め技術は工作機械、ロボット、自動車のみならず、プリンターの印字ヘッドの制御やカメラのレンズ位置制御にも使用されており、我が国の得意技術として各種ものづくり産業を支えている基盤的な技術である。

川下製造業者であるモーター製造業者やロボット製造業者やその他製造業者である精密機器製造業者などは、既存装置の小型化や、ロボットや光学機器などでより広範に位置決め装置を利用するニーズや、スペース利用効率の向上のニーズのために位置決め装置の小型軽量化のニーズがある。

また、医療、福祉等の分野に用いられるサービスロボットは、多様な使用方法や機能が求められており、使い勝手の良い位置決め装置が求められている。また、工作機械や産業用ロボット分野では、位置決め小型化が求められている。

併しながら、従来技術では高精度化や小型化を目指すと、高コストとなる高精度光学部品を使用する必要性があり、製品コストが桁違いに高価になってしまう為、低コスト・高精度を維持しつつ、小型化を実現することが求められている。

3) 研究の目標

高度化目標

エ. コンパクト化又は軽量化

医療/福祉ロボットや精密機器で求められている位置決め装置の小型（薄型化）を可能とする、エンコーダを開発する。

同期検波方式により光学レンズを使用せず高精度の位置検出を行う事が出来る、受光素子および信号処理回路を集積化したエンコーダ用光 IC を開発し、エンコーダを小型（薄型化）する。

① 同期検波方式の角度検出システムの開発

【1-1】 同期検波方式の角度検出アルゴリズム、システムの開発

超小型光学式エンコーダの検出モジュールとして、受光部のアンプ・順次読み出し回路などを、光源と同期して駆動する回路構成などの基本的な光学設計及びエンコーダとしての基本構造設計を行う。

・ 検出アルゴリズムの検討

新方式による同期検波方式エンコーダの検出アルゴリズムを検討する。

内蔵すべき動作タイミングの検討を行い、シーケンス制御を検討し、システム構成を設計する。

・ 回路ブロックの設計

検出アルゴリズムを実現する回路ブロック構成を検討する。

・ エンコーダ機構の設計

光学的設計、LED、IC の配置及び可動ディスクの基本的な設計を行う。

従来技術ではレンズの高さや迷光除去のために、小型（薄型化）することが出来なかった発光素子と回転スリットの間隔を1/2 以下にし、エンコーダを大幅に薄型化する。

【1-2】 高分解能化の研究開発

検出した位置信号を演算処理し逡倍することにより、分解能を2~8 倍にする逡倍方式を開発する。

② 位置信号検出に関する研究

【2-1】 光電変換部の設計及び光学設計

エンコーダの受光部として、高速高感度の光ICのための光電変換構造の設計を行う。

使用する半導体プロセスによっては、光電変換効率が著しく悪い場合があり、光電変換部を使用するLSI プロセスにあわせて設計、試作する。

【2-2】 信号処理回路の設計

・ 基本回路ブロックや逡倍処理回路ブロックのTEG（テストチップ）の試作を行う。

増幅回路、アナログスイッチ、シフトレジスタ、出力回路などを統合したLSIの試作を行う。

- ・必要に応じ、メタルオプションによるプロセス途中からの回路修正を行なう。
- ・波形発生器にて擬似信号を生成し、波形観察器にて出力波形を観察する。
- ・各種ロジック機能、タイミングのテストエレメントグループによる検証を行う。

③ モノリシック光 IC 化の研究開発

【3-1】 モノリシック光 IC の設計

- ・ LSI プロセスの調査、及びデザインルール、デバイスパラメータの調査・入手をする。
- ・設計に当っては社内の回路シミュレータや LSI 開発システムを使用し、設計→シミュレーション→設計フィードバックのサイクルで性能機能の設計を行う。
- ・回路とレイアウトの一致検証を行い、使用する半導体プロセスのレイアウトルールと一致しているか検証する。

・トランジスタレベル設計

光電変換部設計：光電変換構造として使用するジャンクションを決定し光学性能を考慮して構造設計を行う。

アナログ部回路設計：小信号系のアンプ波形整形を行い、デジタルレベルの信号を出力する回路設計を行う。アナログ回路シミュレータにより入出力特性をシミュレーションし回路の最適化を行い、試作する回路を決定する。

デジタル部回路設計：クロックに同期させアナログ回路部からのデジタル信号の読み出し及び光源との同期走査の設計、及び得られた信号の出力回路を設計する。

レイアウト設計 トランジスタレベルの回路を使用する LSI プロセスのデザインルールに従ってレイアウト設計をし、回路とレイアウトの一致検証を行う。

- ・アンプ設計は、設計した回路のアナログ回路シミュレーションを行う事により最適化を行う。
- ・シミュレーションパラメータは、使用する半導体プロセスのものを入手する。
- ・必要に応じ、メタルオプション（配線変更）によるプロセス途中からの回路修正を行なう。

【3-2】 モノリシック光 IC の試作及び評価

光電変換部を内蔵したモノリシック光 IC を設計する。

- ・レイアウトパターン設計は、LSI 開発用の専用 CAD システムで行う。
また、回路とレイアウトの一致検証を行い、プロセスルールに適合しているか検証する。
- ・光電変換部と信号処理回路を集積化したモノリシック光 IC チップの製作は、半導体製造会社に外注する。
- ・モノリシック光 IC を評価基板及び評価用エンコーダモジュールに実装し、電気信号や各種光信号を入力し出力波形などを測定し評価する。

小型薄型化のために光電変換部と信号処理回路を集積化したモノリシック光 IC を試作する。

- ・形状（厚さ）：従来技術では、迷光対策のためにレンズ先端と回転スリットの間隔が

1mm 程度必要であった。また、発光素子はレンズを必要とするため高さが 5mm 程度であり、薄型化が困難であった。

新型エンコーダでは迷光の影響が無いため、発光素子と回転スリットの間隔は、受光素子と同様の間隔でよく、使用する発光素子もレンズが不要であるため、高さが 1mm 程度であり、エンコーダモジュールとして 4mm 程度薄型化する。

- ・形状（厚さ）： 6mm 程度必要であった発光素子と受光素子の間隔を 3mm 以下、2mm を目標にする。
- ・LSI 化： 受光部、信号処理回路を集積化したモノリシック光 IC を開発する。小型、低コストが可能となる。
- ・角度分解能： 1024 パルス/回転以上を目指す。

④ 小型（薄型）エンコーダの研究開発

【4-1】汎用小型エンコーダの設計

③ において開発したモノリシック光 IC を搭載したロータリエンコーダを開発する。

- ・光学設計 モノリシック光 IC の仕様に合わせて LED と光 IC 及び回転ディスクの配置を考慮し設計する。
- ・機構設計 回転機構や筐体など機械的構造設計を行う。

実証試作品を設計し、最終的にはロータリエンコーダの機構設計を行う。

【4-3】組み込み型エンコーダの機能構造設計

- ・組み込み型エンコーダの基本技術の確立

組み込み型エンコーダの基本技術を確立するため、本研究で開発する薄型エンコーダを想定した組み込み型エンコーダの設計・試作を行う。ここでは、組み込み型エンコーダの検出分解能を上げるため、計測対象のロボット関節軸に直接エンコーダを組み込むのではなく、樹脂製平歯車等による一段減速を介してロボット関節軸にエンコーダ回転軸を連結させる。そして、二つの軸間の相対位置と作用力を適切に保つためのベース部の構造と形状を明らかにする。ここでは、本研究の薄型エンコーダの開発段階を有効に活かすため、小型エンコーダモジュールを用いる。

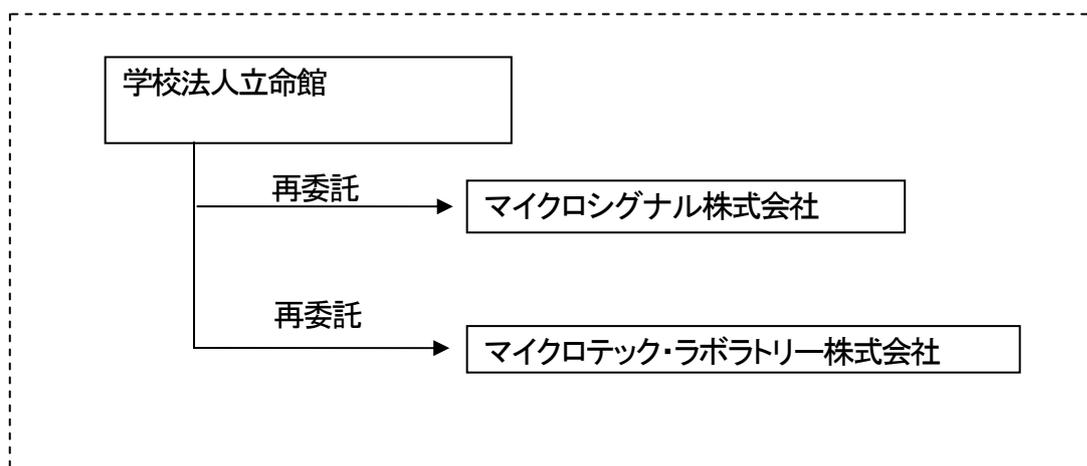
- ・組み込み型エンコーダの先端技術の確立

エンコーダで検出する位置を用いて速度、加速度、力などを高精度に検出する技術を確立する。速度と加速度の検出においては、エンコーダの分解能や計測システムのサンプリング周期、ノイズ除去のためのローパスフィルタのカットオフ周波数などの影響を評価する。また、力の検出においては、磁力で浮上させる浮上部をもつ浮上機構を構成し、低慣性かつ低摩擦な浮上部で受ける力により変化する浮上量をエンコーダで検出する。この先端技術は、本研究の薄型エンコーダのリハビリロボットなどへの利用可能性を広げるものとなる。

1-2 研究体制

(1) 研究組織及び管理体制

1) 研究組織 (全体)



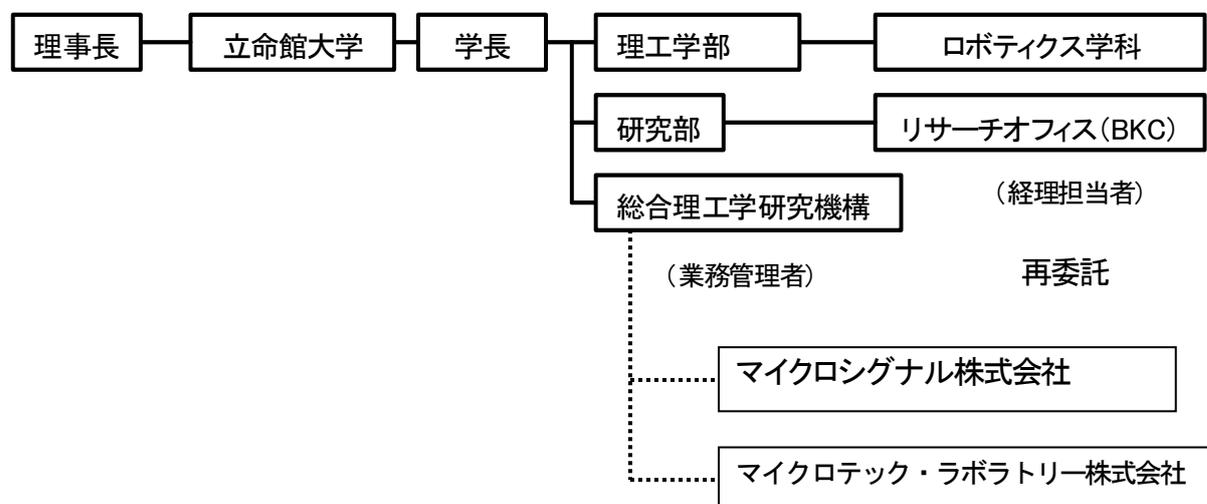
総括研究代表者 (PL)
マイクロシグナル株式会社
代表取締役
渡辺 國寛

副総括研究代表者 (SL)
学校法人立命館立命館大学
理工学部 教授
永井 清

2) 管理体制

①事業管理機関

[学校法人立命館]

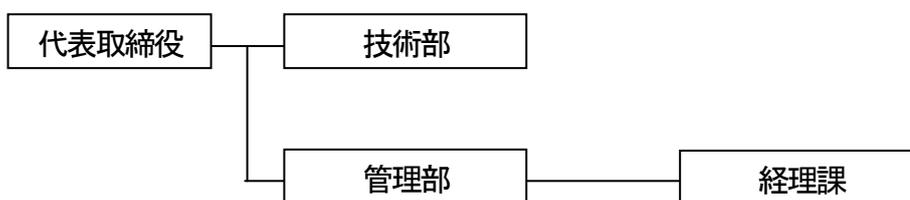


② (再委託先)

マイクロシグナル株式会社



マイクロテック・ラボラトリー株式会社



管理員及び研究員

【事業管理機関】 学校法人立命館

① 管理員

氏名	所属・役職
馬渡 明	研究部リサーチオフィス (BKC) ・課長
廣瀬 充重	研究部リサーチオフィス (BKC) ・課員
橋本 敏信	研究部リサーチオフィス (BKC) ・課員
大野 瑞穂	研究部リサーチオフィス (BKC) ・課員
曾原 恵江	研究部リサーチオフィス (BKC) ・課員

② 研究員

氏名	所属・役職
永井 清	理工学部ロボティクス学科・教授
伊藤 宏司	総合理工学研究機構・客員教授
林 叔克	理工学部ロボティクス学科・助教

【再委託先】 ※研究員のみ

マイクロシグナル株式会社

氏名	所属・役職
渡辺 國寛	代表取締役
西井 正廣	開発Div 研究員
山本 猛	取締役

マイクロテック・ラボラトリー株式会社

氏名	所属・役職
落合 憲司	技術部 部長

1-3 成果概要

新方式の検出アルゴリズムの開発から、LSIの試作、エンコーダモジュールの製作と評価ができ、小型エンコーダの利用技術の研究も行う事ができ、当初の目標は達成できた。

	目標	開発成果
【サブテーマ1】 同期検波方式の角度検出システムの開発		
同期検波方式エンコーダの基本構成設計	検出アルゴリズムの基本設計及びエンコーダ構造の基本設計をおこなう。	検出アルゴリズムの基本設計及びエンコーダ構造の基本設計ができた。
【サブテーマ2】 位置信号検出に関する研究		
位置信号検出に関する研究	<ul style="list-style-type: none"> ・ 光電変換部の設計及び光学設計 ・ 信号処理回路の設計 	<ul style="list-style-type: none"> ・ 光電変換構造および光学設計ができた。 ・ 信号処理回路の設計ができた。
高分解能化	源信号を2～8倍の分解能にする技術の開発	アナログ逡倍方式による逡倍方式で、源信号を2～10倍に高分解能化できた。
【サブテーマ3】 モノリシック光 IC 化の研究開発		
LSI化	受光素子と回路を集積化しLSI化する	受光素子と信号処理回路を集積化したLSIができた。
モノリシック光 IC の設計	回路ブロック及びレイアウト設計を行う。	回路ブロック及びレイアウト設計ができた。
モノリシック光 IC の試作及び評価	評価用エンコーダモジュールを製作し、エンコーダとしての性能を評価する。	エンコーダモジュールの制作及びそれを用いたエンコーダICの評価ができた。
薄型化 発光素子受光素子間隔	従来6mm程度必要であった発光素子-受光素子間隔を3mm以下2mmを、目標とすることにより、従来方式に比べ4mm薄型化する。	発光素子-受光素子間隔を2mmとすることにより、従来方式に比べ4mm以上の薄型化ができた。
エンコーダICの評価	評価用エンコーダモジュールを製作し性能を評価する。	評価用エンコーダモジュールを製作し性能を評価することが出来た。

【サブテーマ4】 小型（薄型）エンコーダの研究開発		
角度分解能	1024 パルス/回転以上を目指す。	源信号512パルス/回転を10 逡倍し、5120パルス/回転のパ ルス分解能および、エッジ検出に よる 20480分割/回転の分解能が 達成できた。
入力信号周波 数	モーターの回 転 速 度 最 大 5 000~6000rpm に対応	6000rpm の回転速度に対応す る60kHz 以上の入力周波数対応 ができた。
エンコーダの 設計	新規エンコーダを設計する。	新規エンコーダの設計ができた。
組み込み型エ ンコーダの機 能構造設計	<ul style="list-style-type: none"> ・組み込み型エンコーダの基本技 術の確立 ・組み込み型エンコーダの先端技 術の確立 	<ul style="list-style-type: none"> ・組み込み型エンコーダの基本技 術の確立ができた。 ・組み込み型エンコーダの先端技 術の確立ができた。

1-4 当該研究開発の連絡窓口

学校法人立命館 立命館大学 研究部リサーチオフィス (BKC)

担当者名 曾原恵江

〒525-8577 滋賀県草津市野路町東1-1-1

電話番号：077-561-2815 FAX：077-561-2811

Eメール：sohara-a@st.ritsume.ac.jp

第2章 本論

研究開発の全体の流れ

- ・新方式の同期検波方式のシステムの設計（信号レベル・走査速度・信号処理アルゴリズムなどの検討・設計）
- ・光電変換部は使用する半導体プロセスの物理的構成により光電変換性能が大きく変わるため、マイクロシグナル株でこれまで蓄積してきた知見を活かし、実際に使用する半導体プロセスに適応した光電変換部の構造検討・設計を行う。
- ・マイクロシグナル株にてこれまでに開発してきたエンコーダ用ICの信号処理回路を踏襲し、新たなアルゴリズムに適応するIC回路の検討・設計を行う。（光電変換後の電気信号の処理回路）
（センサ信号レベル及び必要とされる出力方式に応じた増幅、検波、デジタル信号処理回路）
- ・大手半導体メーカーを外注（ファブドリー）として利用し、新たに設計した光電変換部と信号処理回路を集積化した、光ICを試作し評価を行う。
（事業化に向けたエンコーダ製品の機能・を達成する、試作品を製作し、評価を行う。）
- ・立命館大学の先進的考察と、開発型企业としてのエンコーダ製品事業を展開してきたマイクロテックラボラトリー株のエンコーダ技術を活かし、光ICを内蔵する新型エンコーダの設計・試作・評価を行う。（従来製品に比べ格段に薄型化する設計、構造体に組み込む検討・設計）

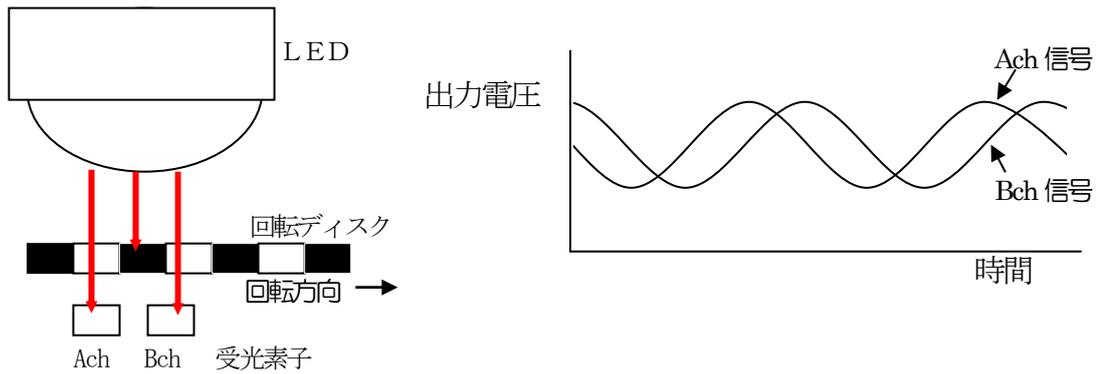
【サブテーマ1】同期検波方式の角度検出システムの開発

【1-1】同期検波方式の角度検出アルゴリズム、システムの開発

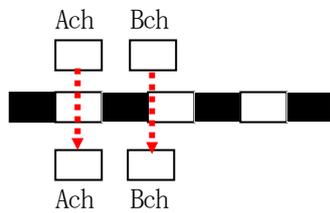
超小型の光学式エンコーダの検出モジュールとして受光部のアンプ・順次読み出し回路などを光源と同期して駆動する回路構成などの基本的な光学設計及びエンコーダとしての基本構造設計を行う。

・同期検波方式の構成と検出アルゴリズムの検討

従来技術では、2つの受光素子の真上のスリットの開口率に応じた受光信号が得られるように、複数の受光素子に垂直な光のみが入光するように、大きなレンズを設け受光素子の垂直方向からの光のみを受光するようにしてある。



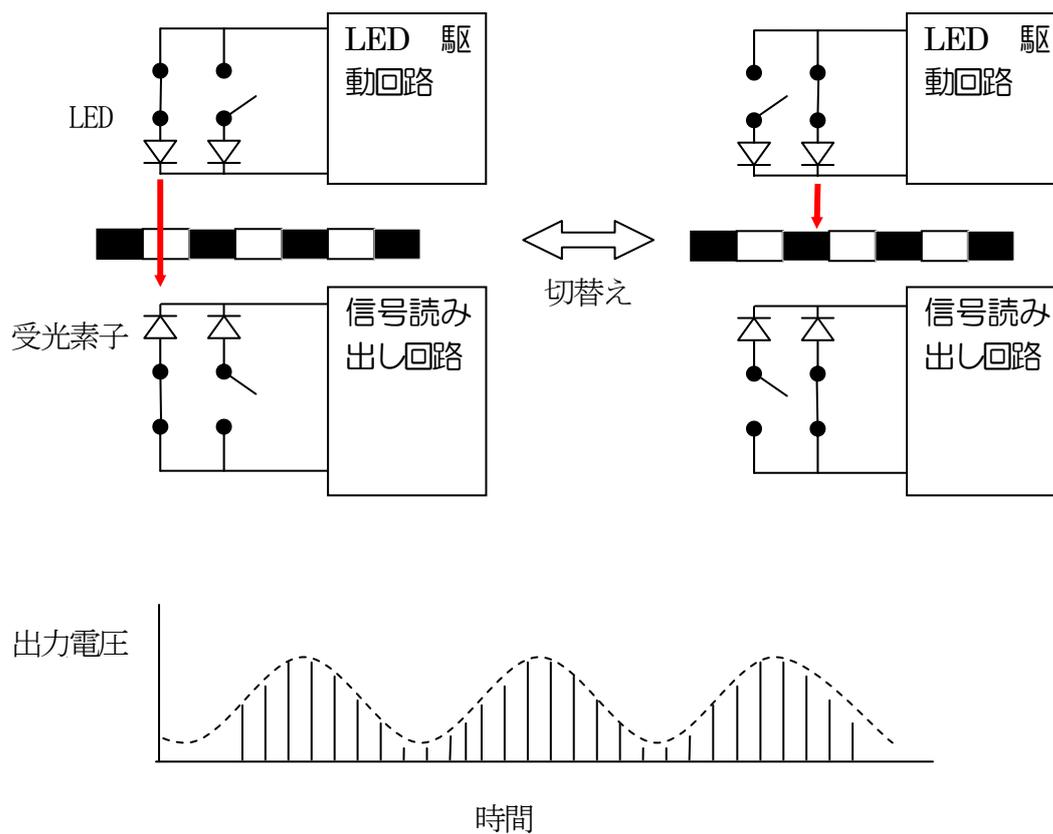
当研究開発の新技术では、各チャンネルごとに受光素子と発光素子を対向させた構造とする。



LEDを常時点灯しておくと、対向するLED以外の光も受光素子に入光するため、高精度のエンコーダ信号は得られない。

各受光素子の鉛直上にある対向したLEDの光のみを受光信号として出力すれば、理想的なエンコーダ信号が得られる。

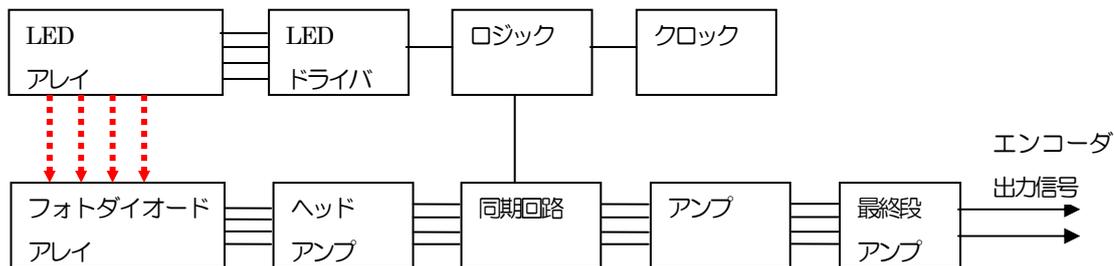
そこでLEDの点灯タイミングと受光素子の出力タイミングを同期させ出力させることにより、鉛直上の光のみを受光して出力することが出来、理想的なエンコーダ信号となる。



このように、対向する投光と受光素子の点灯タイミングと、受光出力タイミングを同期させることにより、理想的なエンコーダ信号を得ることができ、2つの投受光ペアの受光出力タイミング（発光タイミング）を交互に切り替えることにより、対向する光源以外の光を受光することなく対向する発光素子の光のみを受光し、理想的なエンコーダ信号を得ることができる。

・回路ブロックの設計

検出アルゴリズムを実現する回路ブロック構成を検討し下記の通りとした。



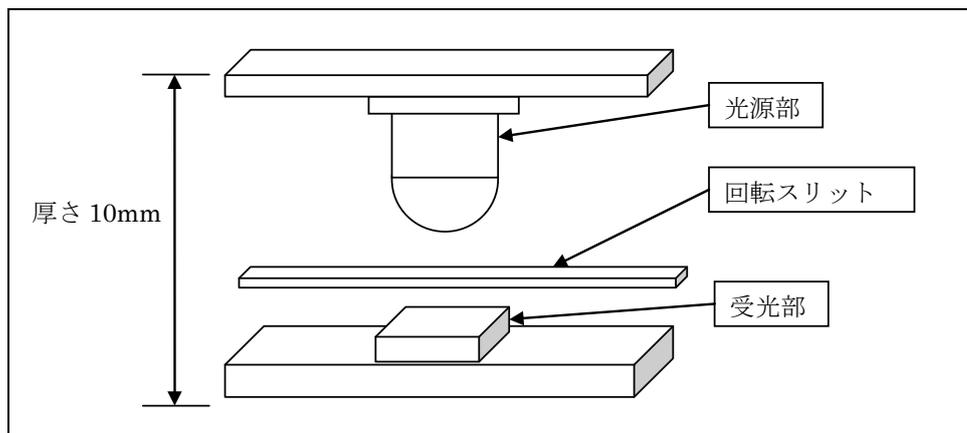
・エンコーダ機構の設計

[構造設計]

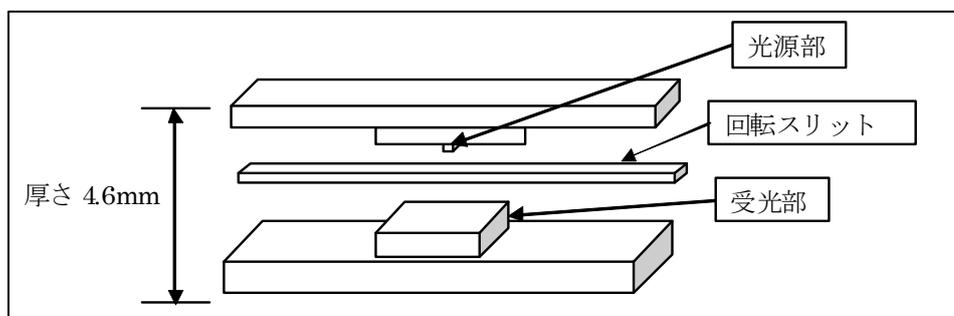
従来技術では迷光対策のために平行性の良い光源を使用する必要があり、高さが約6mmのφ5キャンタイプLEDを使用していたため製品の薄型化が困難であった。

しかし、今回開発するエンコーダでは迷光の影響がないため、光源はレンズが不要となりLEDチップ単体（高さ250μm）での設計を行った。

また、薄型化の設計を行った。



従来技術でのエンコーダ構造



新技术によるエンコーダ光学部構造

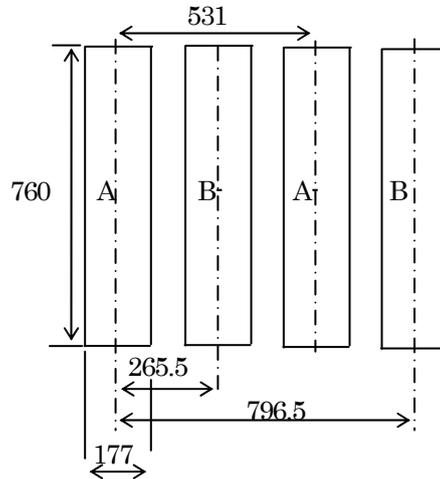
【1-2】 高分解能化の研究開発

同期検波方式において高分解能化を実回路として実現した。

【サブテーマ2】 位置信号検出に関する研究

【2-1】 光電変換部の設計及び光学設計

受光面レイアウト



【2-2】 信号処理回路の設計

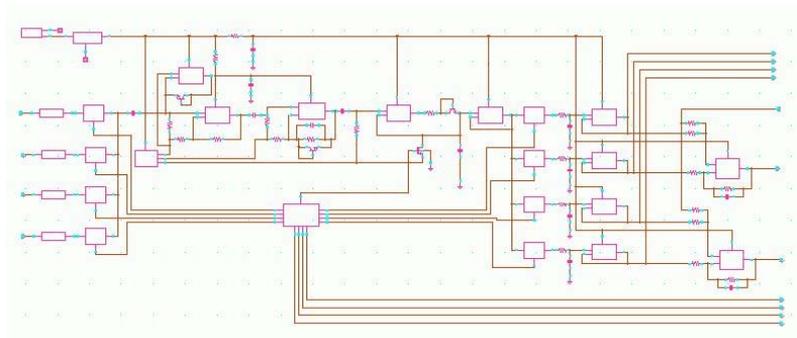
- ・基本回路ブロックや通倍処理回路ブロックのTEG（テストチップ）の試作する。
増幅回路、アナログスイッチ、シフトレジスタ、出力回路などを統合したLSIの試作。

以下のモノリシック光IC化の研究開発の項目で各ブロックの設計内容を述べる。

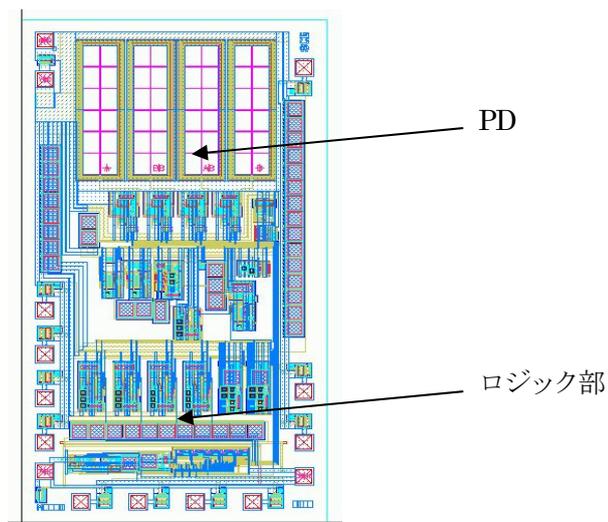
【サブテーマ3】 モノリシック光IC化の研究開発

【3-1】 モノリシック光ICの設計

各回路ブロックを統合した、全体回路図及を下に示す。



チップ全体レイアウト図を下に示す。

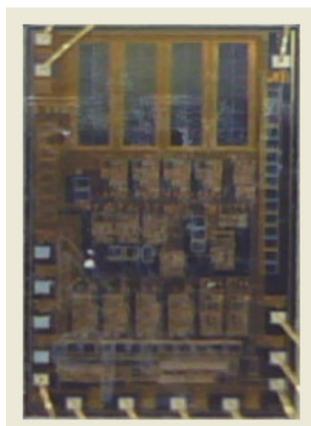


【3-2】 モノリシック光 IC の試作及び評価

光電変換部を内蔵したモノリシック光 IC を設計した。

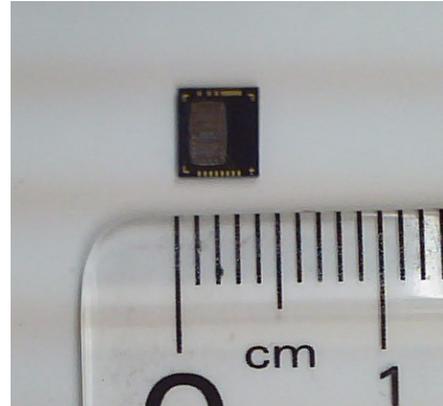
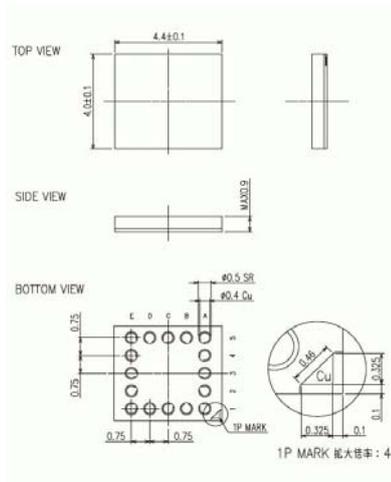
- 半導体製造会社を外注として利用し、光電変換部と信号処理回路を集積化した、モノリシック光 IC チップを製作した。
- モノリシック光 IC を評価基板及び評価用エンコーダモジュールに実装し、電気信号や各種光信号を入力し出力波形を測定し評価した。

試作したエンコーダ L S I チップ



エンコーダLSIのパッケージング

試作したエンコーダLSIのパッケージ図及びパッケージ後のサンプルを下記に示す。

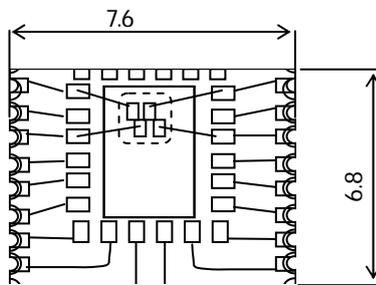


評価用エンコーダモジュール

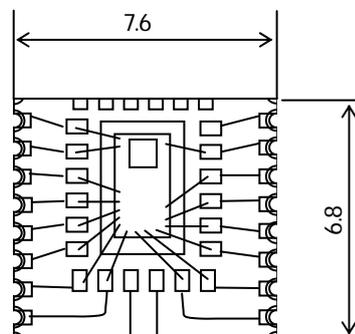
同期検波方式エンコーダの高分解能化のためには、受光素子ピッチ及び発光素子ピッチを高精度に配置する必要がある。

受光素子側のフォトダイオードピッチはサブミクロンレベルの精度があるので全く問題はないが、LEDは個別のLEDを並べるため高精度の実装が特別に必要となる。

LEDの実装図を下記に示す。



投光部実装基板



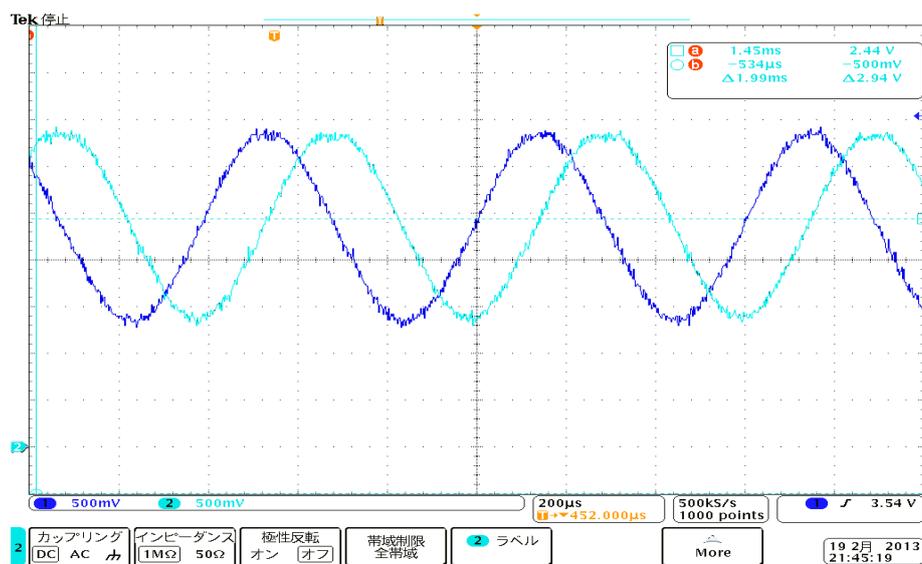
投光部と同一の基板を用いて
受光部を実装する場合の実装図

試作した評価用エンコーダモジュール



試作したエンコーダモジュールの信号出力波形

エンコーダ出力信号を下に示す。



90° の位相差を持ったAチャンネル信号とBチャンネル信号が得られた。

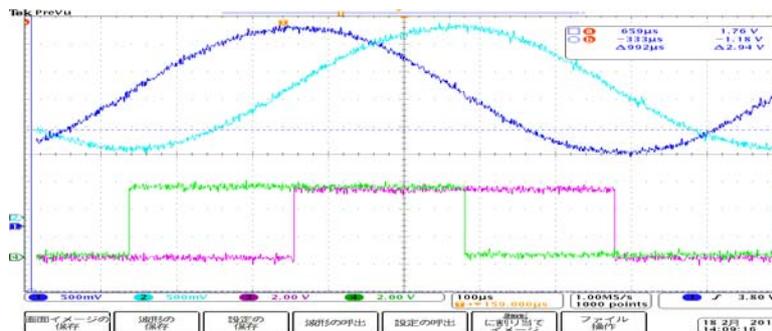
高分解能化

試作したエンコーダ I C の後段にアナログ方式の逡倍回路を取り付け、エンコーダ源信号が1倍から10倍に逡倍され、分解能が10倍となることが確認できた。

1 逡倍逡倍出力

512PPR

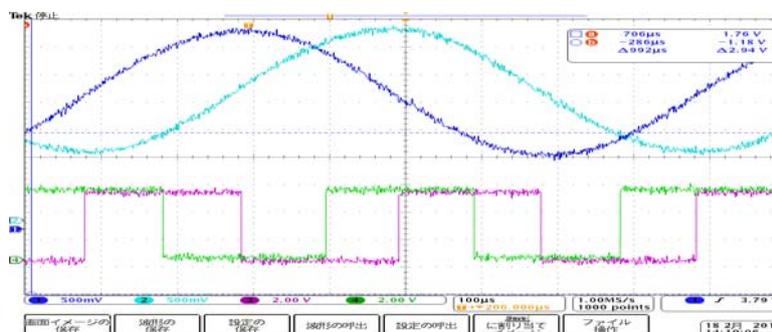
源信号 (サイン波) に対し1倍のロジック信号が生成されている。



2 逡倍出力

1024PPR

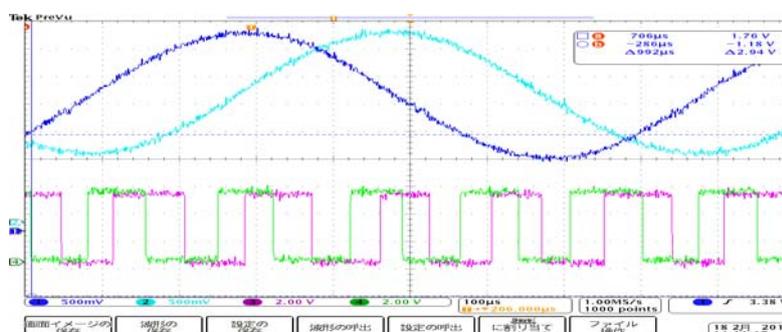
源信号 (サイン波) に対し2倍のロジック信号が生成されている。



5 逡倍出力

2560PPR

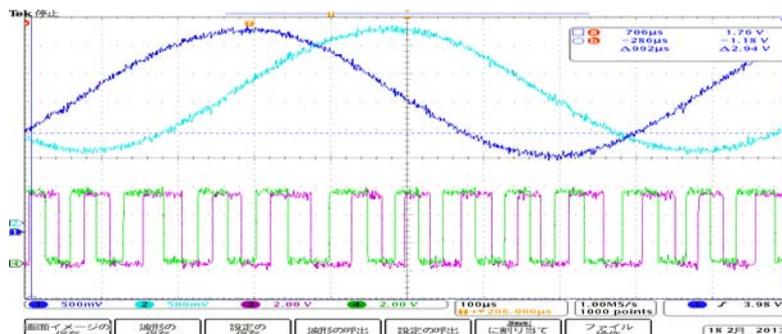
源信号 (サイン波) に対し5倍のロジック信号が生成されている。



10 逡倍出力

5120PPR

源信号 (サイン波) に対し10倍のロジック信号が生成されている。



注 PPR : パルス/回転

【サブテーマ4】 小型エンコーダの研究開発

【4-1】汎用小型エンコーダの設計

サブテーマ3において開発したモノリシック光 IC を搭載したロータリエンコーダを開発する。

- ・光学設計 モノリシック光 IC の仕様に合わせ LED と光 IC 及び回転ディスクの配置を考慮し設計する。
- ・機構設計 回転機構や筐体など機械的構造設計を行う。
実証試作品を設計し最終的には外径 30mm 程度、厚さ 10mm 以下のロータリエンコーダの機構設計を行う。

エンコーダの設計

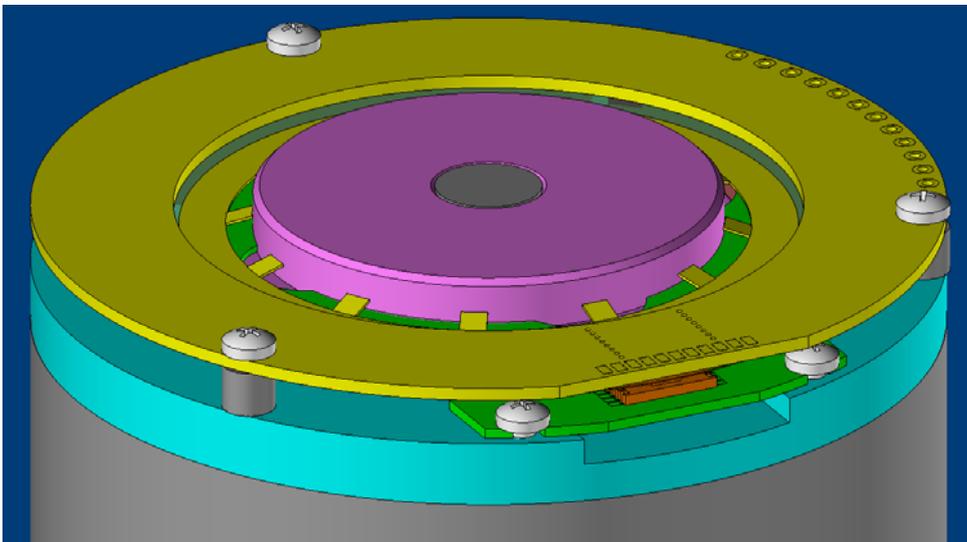
回転板外径 ϕ 30mm、厚さ 5mm 以下、最終分解能 10,000C/R の設計を行った。

[光学設計]

LED と光 IC の配置は、LED チップの外形と回転板のスリットピッチに合わせ光 IC を配置し、A 相 B 相の出力を得られるよう設計した。

[機構設計]

最終分解能 : $512P/R \times 10$ 進倍 $\times 4$ カウント = 20,480C/R



【4-3】 組み込み型エンコーダの機能構造設計

4-3-1 組み込み型エンコーダの基本技術の確立

・はじめに

エンコーダは、入力軸の位置情報を内蔵機構によってデジタル信号に変換して出力するセンサであり、位置の計測のほか、速度、加速度の計測を行うことができるため、ロボットや工作機械の駆動モータや、機械装置の可動部などに幅広く使われている。エンコーダの形式には、回転変位を計測するロータリー・エンコーダと、並進変位を計測するリニア・エンコーダがある。また、基準からの相対位置情報を矩形波で出力するインクリメンタル型エンコーダと、絶対位置情報を二進数として検出するアブソリュート型エンコーダがある。本研究では、インクリメンタル型のロータリー・エンコーダの小型化を研究開発の主題としている。

エンコーダを利用する際、計測対象の位置情報のエンコーダへの伝達方法が重要となるが、本研究では、平歯車により計測対象の回転軸と組み込み型エンコーダの回転軸を連結させた状況を対象として、位置、速度、加速度の検出方法、および軸間距離等が計測結果に及ぼす影響を明らかにする。

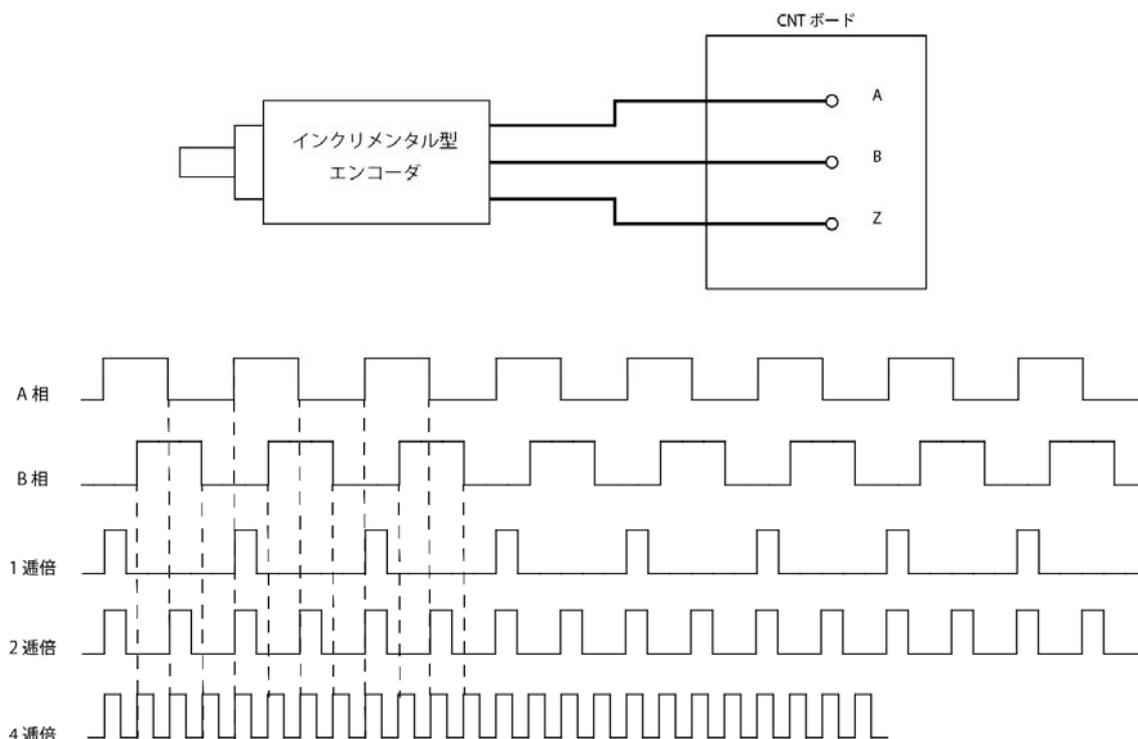


図 4. 3. 1. 1 エンコーダの矩形波

本研究で使用するインクリメンタル型エンコーダから出力される信号は、High, Low の二値で表される矩形波であるが、ロボットなどにおける正負両方向の動作を計測し、かつ基準位置からの変位を扱うため、エンコーダの出力は、A相、B相、Z相からなる矩形波が出力される。そして、A相やB相の矩形波の信号がLowからHighに変化した数、およびHighからLowに変化した数をカウントすることで変位を計測している。A相とB相は、矩形波の位相が1周期の1/4だけずれるように設計されており、A相の矩形波の内、UPカウントを数えることを1通倍、UPとDOWNを数えること

を2 通倍、A 相とB 相の両者のUP とDOWN も数えることを4 通倍という。

・エンコーダによる位置，速度，加速度の検出

エンコーダを用いて速度や加速度を計測する場合、カウントにより得られる位置情報を微分する必要があるが、完全な微分をリアルタイムに行うことは因果律に反して実現不可能であり、その一方では、微分した信号を作成する際のノイズ除去は必要であるため、以下の図で示すように、LPF(ローパス・フィルタ)の処理と合わせて、実現可能な形式の微分器を構成することがある。

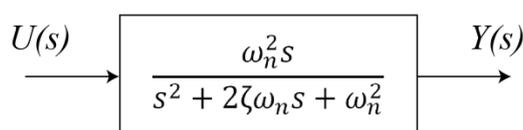


図 4. 3. 1. 2 LPF 機能付き速度検出器

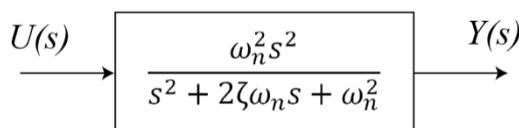


図 4. 3. 1. 3 LPF 機能付き加速度検出器

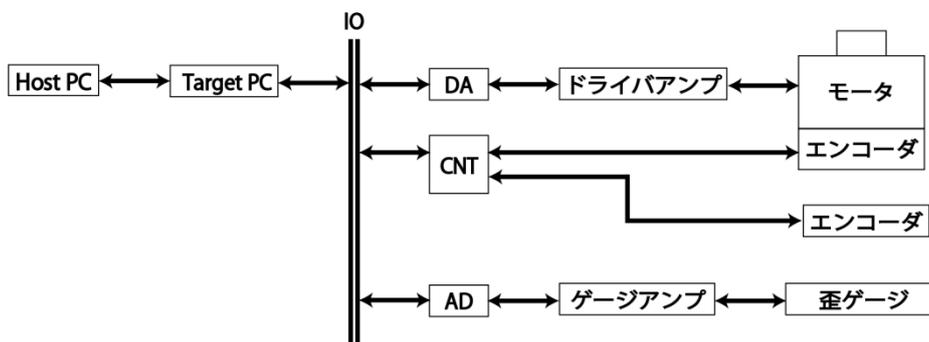


図 4. 3. 1. 4 システム構成図

・エンコーダ基本特性実験用システム

本研究では、計測対象軸とエンコーダ軸の軸間距離が、ギアの摩擦やガタに及ぼす悪影響を定量的に出すための実験装置を構成した。以下は、このための基本特性実験用機構、基本特性実験用システムの外観図および写真である。

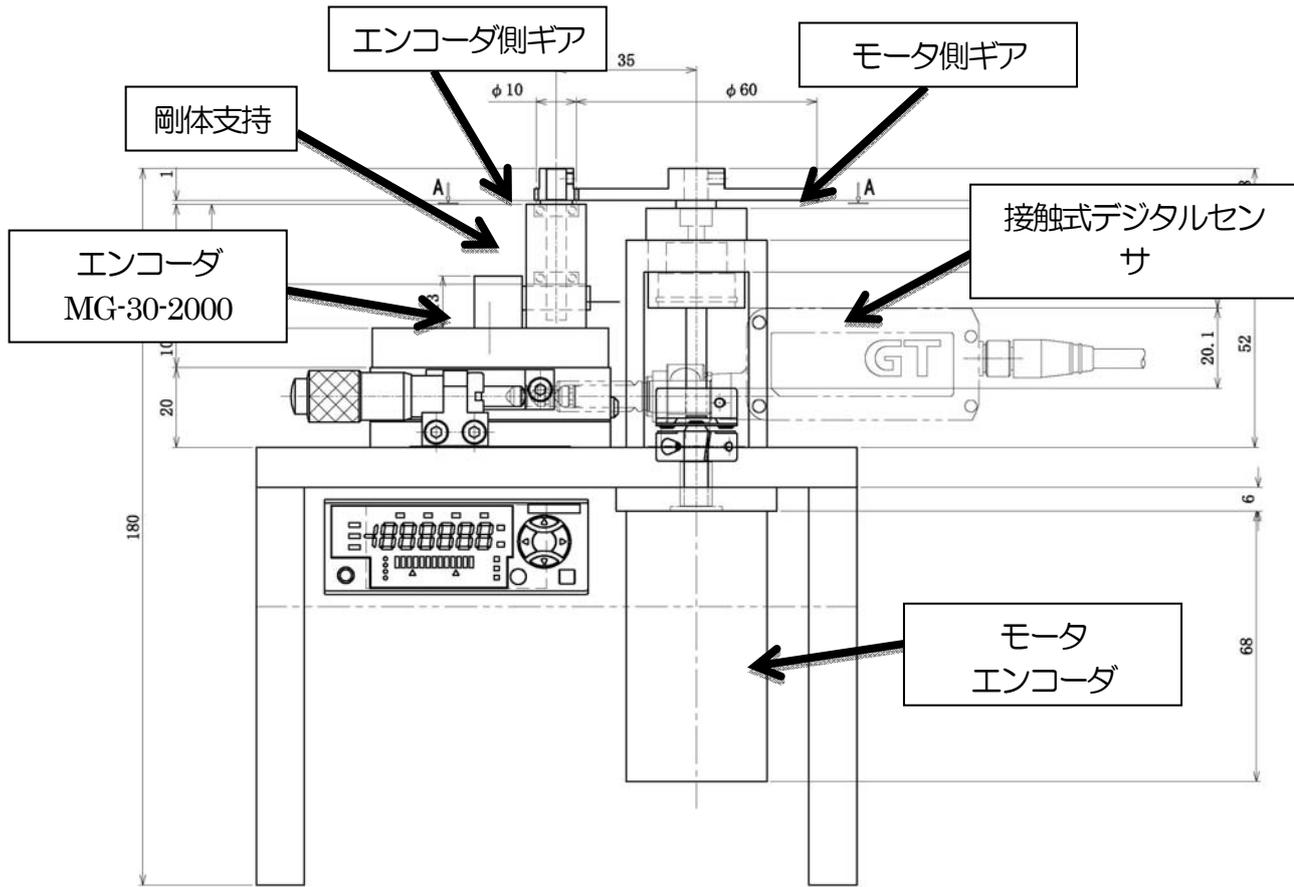


図 4. 3. 1. 5 基本特性実験用機構

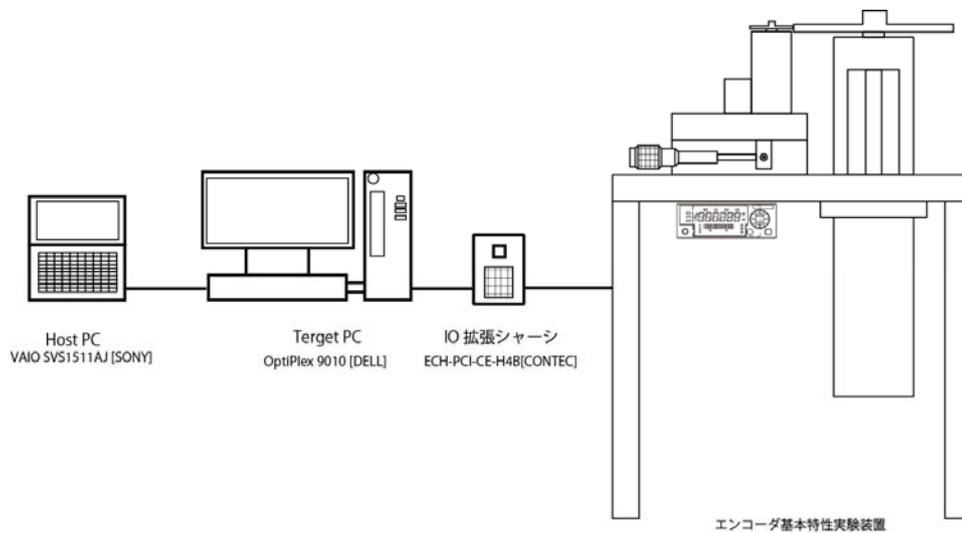


図 4. 3. 1. 6 エンコーダ基本特性実験用システムの外観図

エンコーダ基本特性実験用システムの写真を次に示す。

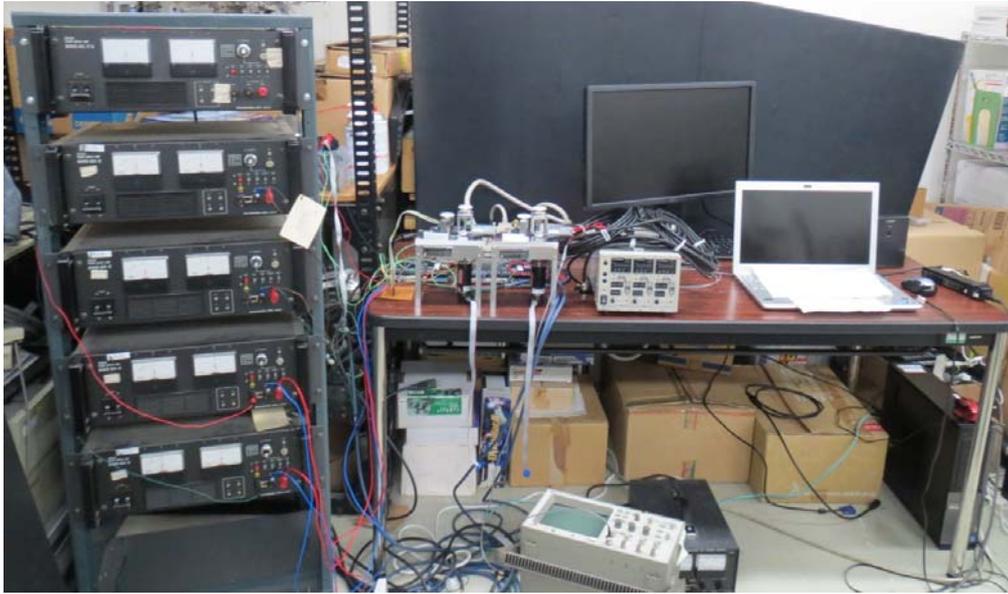


図 4.3.1.7 エンコーダ基本特性実験用システムの写真(全体図)

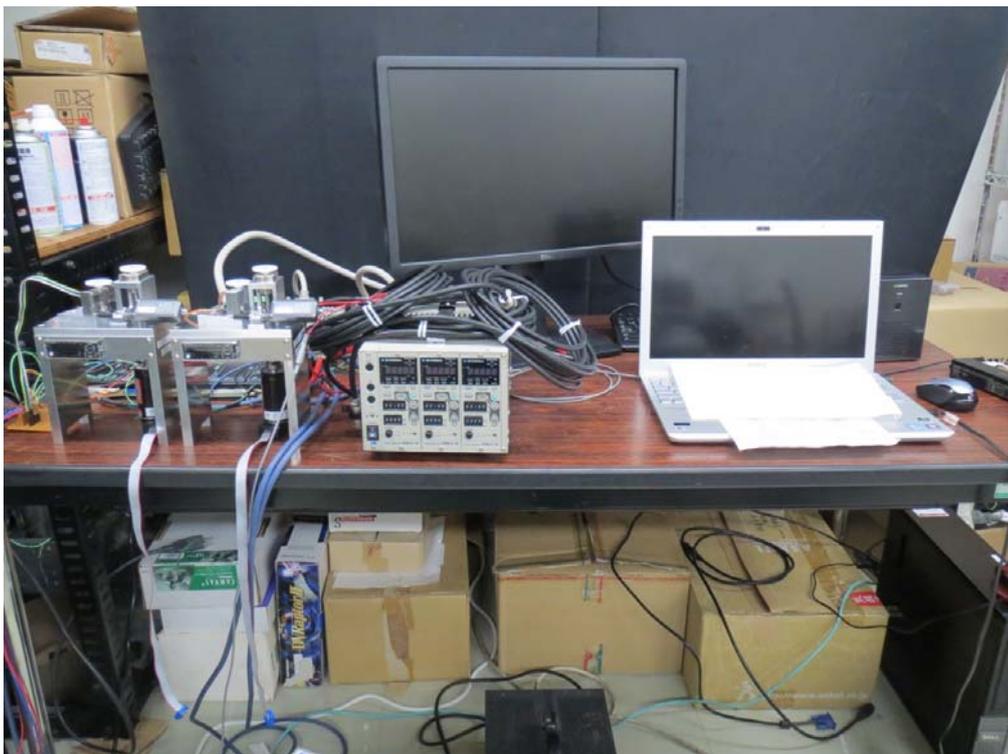


図 4.3.1.8 エンコーダ基本特性実験用システムの写真(電源以外)



図 4.3.1.9 エンコーダ基本特性実験用機構(剛体支持)



図 4.3.1.10 エンコーダ基本特性実験用機構(弾性支持)

使用ソフトウェアと使用機器は以下のとおりである。

使用ソフトウェア：

- ・ ANSYS Mechanical APDL 14.5, ANSYS Workbench 14.5
- ・ Math Works MATLAB R2012b, Math Works SIMULINK R2012b

使用機器：

- ・ マイクロテック・ラボラトリー社製エンコーダ：MG-30-2000
- ・ キーエンス接触式デジタルセンサ：GT2-75N
- ・ MaxonMotor 社サーボモータ：RE35
- ・ MaxonMotor 社エンコーダ：ENC HEDL 5540
- ・ MaxonMotor 社サーボアンプ：ADS50/10

・ 速度、加速度の計測とフィルタリング

エンコーダの位置情報から速度や加速度を計測する際、速度や加速度情報に高周波ノイズが乗りやすいため、適切な LPF(ローパス・フィルタ)を設計する必要がある。ここでは、二次ローパスフ

フィルタの設計について議論する。

一般的な二次ローパスフィルタの伝達関数は次式で表される。

$$H(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

ここで、 ω_n はカットオフ周波数(遮断周波数)である。この式に対して双一次変換による z 変換を行うため、

$$s = \frac{2}{T} \frac{1 - z^{-1}}{1 + z^{-1}}$$

を代入し、次式を得る。

$$H(z) = \frac{b(0) + b(1)z^{-1} + b(2)z^{-2}}{1 + a(1)z^{-1} + a(2)z^{-2}}$$

$$b(0) = \frac{\omega_n^2}{1 + 2\zeta\omega_n s + \omega_n^2}$$

$$b(1) = \frac{2\omega_n^2}{1 + 2\zeta\omega_n s + \omega_n^2}$$

$$b(2) = \frac{\omega_n^2}{1 + 2\zeta\omega_n s + \omega_n^2}$$

$$a(1) = \frac{2\omega_n^2 - 2}{1 + 2\zeta\omega_n s + \omega_n^2}$$

$$a(2) = \frac{1 - 2\zeta\omega_n s + \omega_n^2}{1 + 2\zeta\omega_n s + \omega_n^2}$$

この二次ローパスフィルタのブロック線図は以下のようにになる。

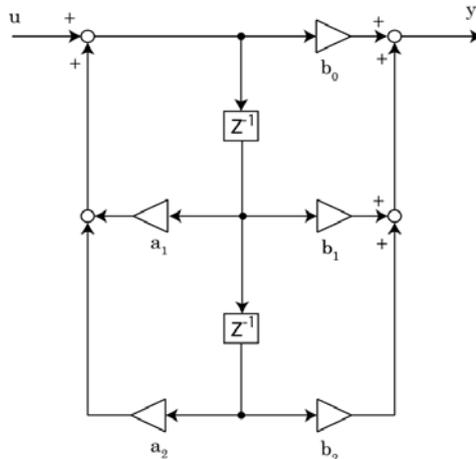


図 4.3.1.11 二次ローパスフィルタのブロック線図

ここで、双一次変換によるアナログ周波数とデジタル周波数の関係について述べる。双一次変換の式の s に $j\omega_a$, z に $e^{j\omega_d T}$ を代入すると次式を得る。

$$\omega_a = \frac{2}{T} \tan \frac{\omega_d T}{2}$$

これはアナログ周波数とデジタル周波数の関係式になるので、この関係式を利用してフィルタを設計し、ノイズに起因する歪みを補正する。

・フィルタの効果

ここでは速度と加速度の検出におけるフィルタの効果を確認する。フィルタの特性は、フィルタリングする場所も特性に影響を及ぼすことが知られている。すなわち、エンコーダで検出された位置情報に微分処理を行い、フィルタリングを行うことより、フィルタリングと微分処理を同時に行うことにより、精度が向上することが一般的に言われている。

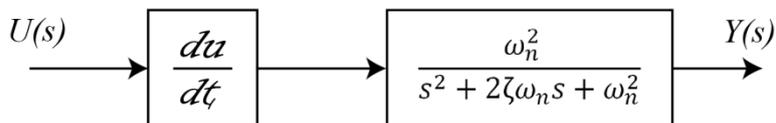


図 4. 3. 1. 12 微分とその後のLPF

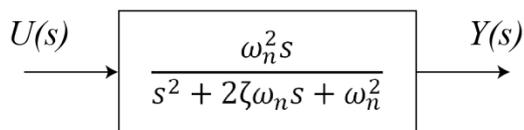
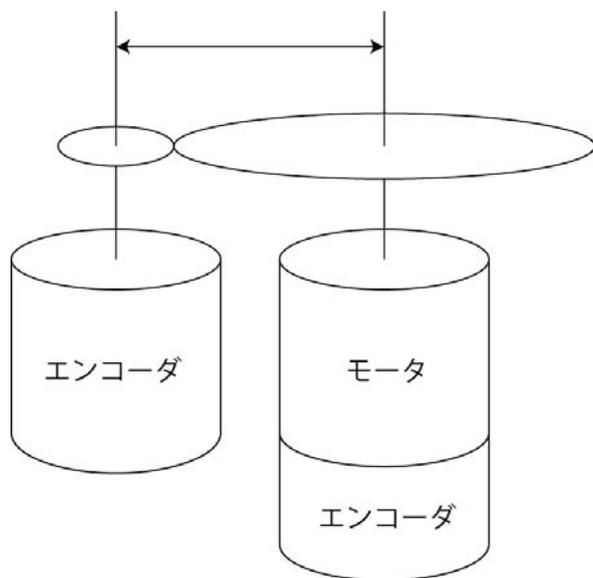


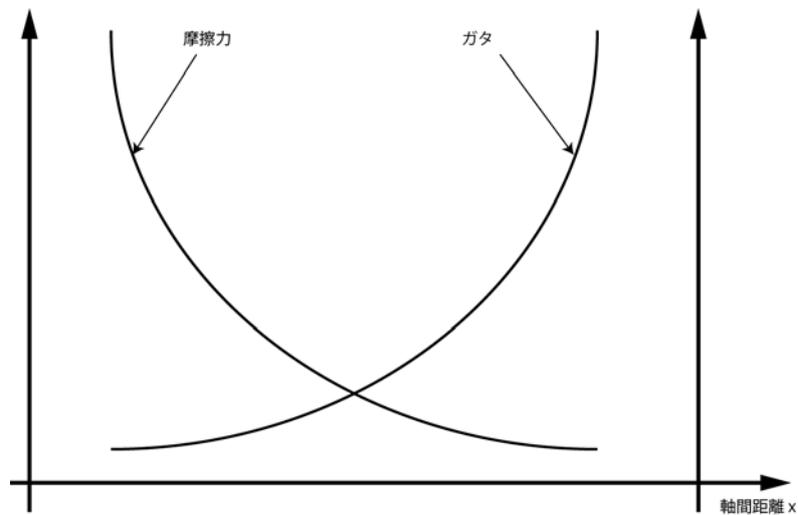
図 4. 3. 1. 13 微分とLPF

・軸間距離の影響

本研究では、次のような平歯車の一段減速により測定対象軸とエンコーダ軸を接続し、軸間距離の影響について調べた。



このとき、摩擦力和ガタは、軸間距離によって次の変化することが予想された。



軸間距離の変化が摩擦とガタに与える影響を、以下の実験により検討した。

1. モータの回転速度を一定にする制御則を与える。
2. 制御が一定になった後にギアの軸間距離を変化させる。
3. モータ側のエンコーダとエンコーダ側のエンコーダの両者の値をとる。
4. 二つの値を比較して悪要因の考察を行う。

・弾性支持を導入した検証

ここでは、エンコーダ軸を弾性支持させた場合について検討する。弾性支持部力の測定の際には 4 ゲージ法を用いた

。

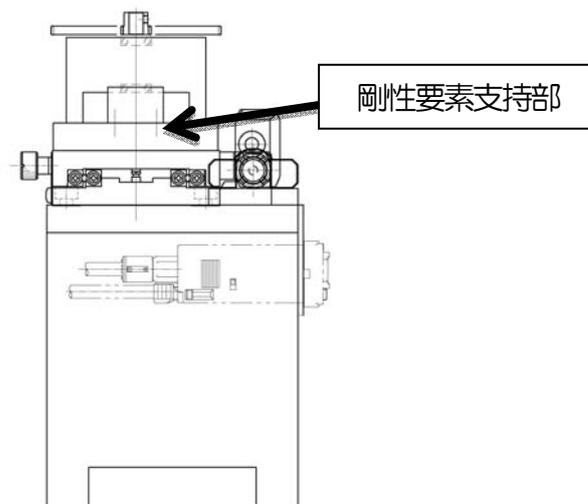


図 4. 3. 1. 23 剛体支持部 (側面図)

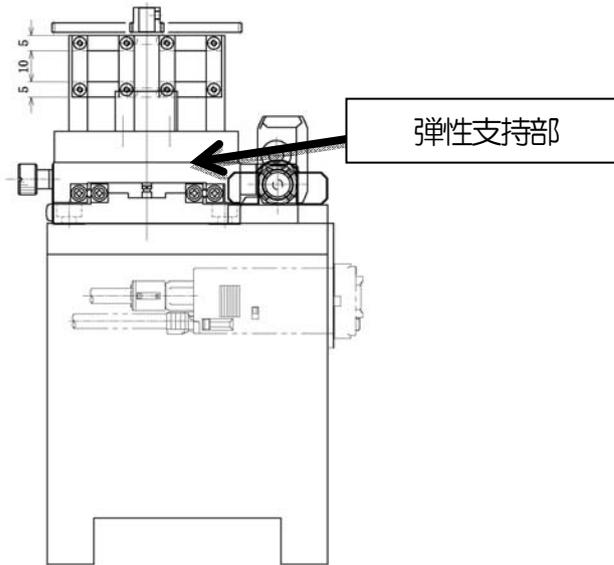


図 4.3.1.24 弾性支持部 (側面図)

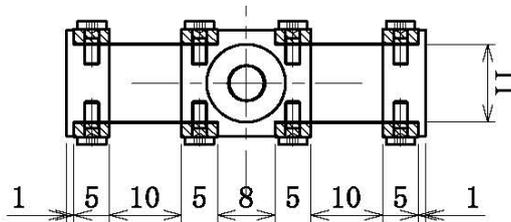


図 4.3.2.25 弾性要素支持部上面図

・構造解析

次に、実機製作前に行った弾性支持部の二つの構造解析の結果を示す。一つ目は、支持部を薄い板材により構成する場合で、エンコーダ軸を想定する中央の穴に軸を通し、部材の長手方向に 1mm 変位させた場合の変形の様子を見た。二つ目は、エンコーダ軸を支えるように支持部を設けた場合で、荷重と変位をそれぞれ与えて、変形の様子を見た。これらの結果から、後者の方が、軸の平行度を保ちながらエンコーダ軸を支持することに適していることが分かった。

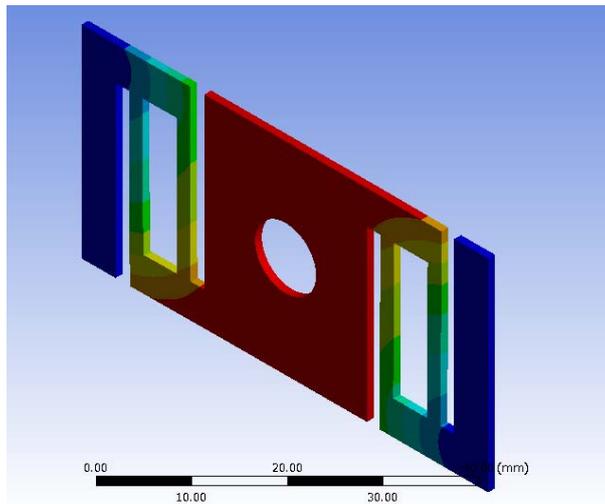


図 4.3.1.26 解析結果 1

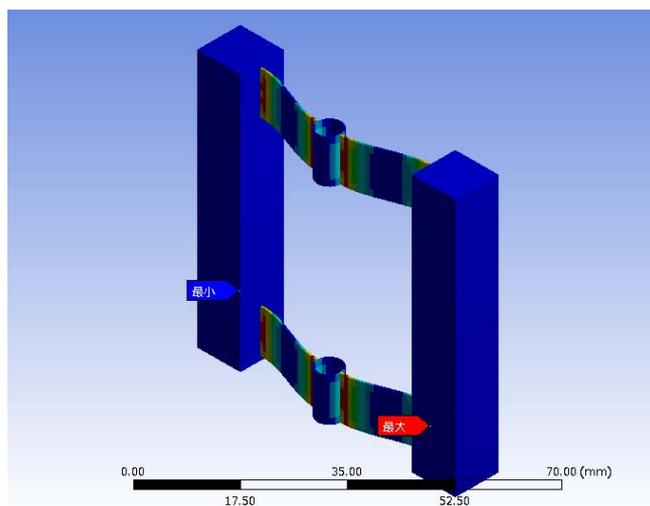


图 4.3.1.27 解析結果 2

4-3-2 組み込み型エンコーダの先端技術の確立

- ・はじめに

本研究では、エンコーダの先端的な利用方法として、力センサとしての利用に取り組んだ。一般に力の計測は歪ゲージなど用いて行われる。しかし、検出対象の力の印可によるリンク機構の変位が許され、剛性が既知あるいは同定可能な場合は、エンコーダで力を計測することができる。さらに変位するリンク機構を浮上させることにより、リンク機構の慣性力と摩擦力を低減化でき、高性能な力計測の可能性が生じる。そこで本研究では、磁気浮上機構とエンコーダを組み合わせることによる力の計測を行い、エンコーダの先端的な利用方法の可能性を検討する。

- ・基本構造

浮上機構の基本構造として、浮上部の一部の動作を拘束するリンク機構を用いる擬似浮上方式を採用している。この理由は、アーンショーの定理により、磁石の反発力だけでは、物体の安定な浮上は実現不可能であるからである。計測対象とした力に応じた動作以外の自由度を機械的に拘束することにより、図 4.3.2.1 に示されるような任意の方向を対象とする浮上状態が可能となる構造を採用した。

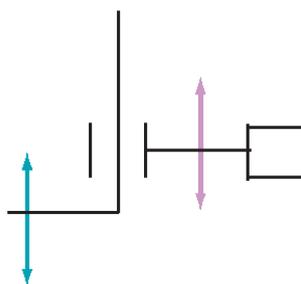


図 4.3.2.1 擬似浮上機構

- ・磁場解析

永久磁石だけでは完全な磁気浮上ができないため、ANSYS を用いて磁場解析を行った。浮上部が $x=0$ [mm] の時 ANSYS による解析結果浮上部の磁石をヨークのある状態で中心を $x=0$ として $x=-0.016$ [m] から $x=0.016$ [m] まで 0.002 [m] 刻みで変化させたときの浮上部に与えられる反発力と $x=0, 0.016$ のときの磁力線の様子を示す。なお、浮上部の中心位置を $(x, y) = (0, 0)$ とした。

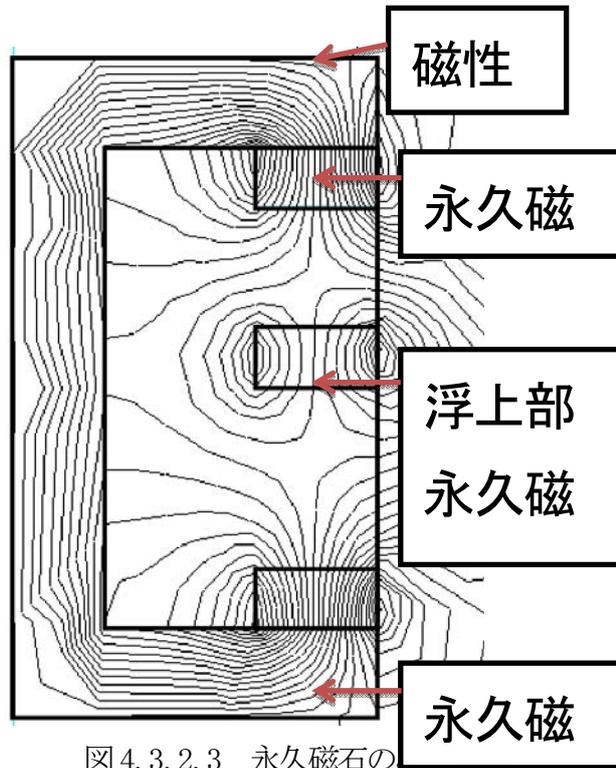


図 4.3.2.3 永久磁石の

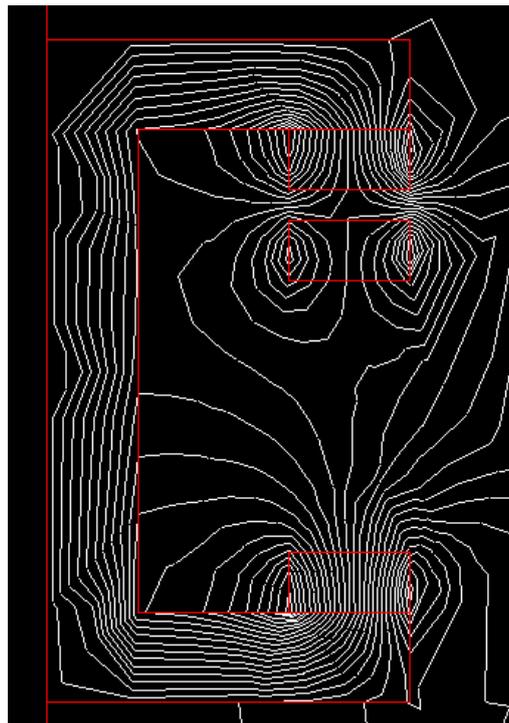


図 4.3.2.4 浮上部が中心位置からずれたときの磁場

先端機能実験用システムのハードウェア構成図を記す。1 自由度浮上機構とロボットアームとを組み合わせたシステムを図 4.3.2.11、3 自由度浮上機構のシステムを図 4.3.2.12 に示す。

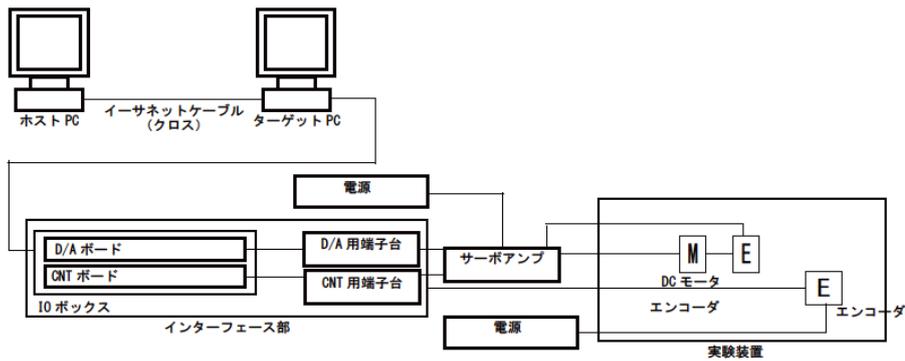


図 4.3.2.11 1 自由度浮上機構のハードウェア構成図

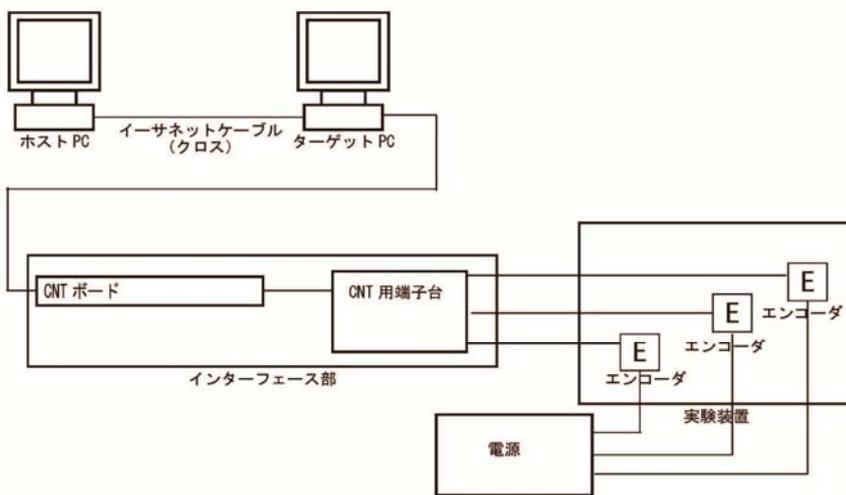


図 4.3.2.12 3 自由度浮上機構のハードウェア構成図

・おわりに

エンコーダと擬似磁気浮上方式の浮上機構を組み合わせることにより、力の計測が可能となることがわかった。

今後の主な課題の一つは、浮上部の同定試験の精度を上げることなどにより、エンコーダを用いた多自由度で高精度な力計測を実現することである。本研究開発期間においては、薄型エンコーダの技術開発と並行して【4-3】の開発課題を進める計画としたため、既存の組み込み型エンコーダを用いることとしたが、本研究開発で実現可能となった薄型エンコーダと組み合わせることにより、力計測機能をもつ浮上機構の小型化が可能となる。薄型エンコーダのこのような先端的利用方法は、リハビリロボットにおいては、浮上機構で患者の腕を柔らかく保持しながら、その際の微少な保持力の変化を計測できることになるので、エンコーダの新たな利用分野を拓くものになると考えている。

最終章 全体総括

新方式による薄型エンコーダのアルゴリズム開発からLSI化を達成し、そのLSIを組み込んだエンコーダモジュールの性能確認を行う事が出来た。

新開発した検出系の感度は、交流増幅回路を導入することが出来たために、従来技術の直流増幅方式に比べ格段に高感度となっており、当初不安視していた光量不足も無いばかりか、従来製品よりも数十分の一の光量でも動作確認が出来たので、設計余裕度が大きくなったこととなり、当初想定よりも高分解能化や小型化、低消費電力化が可能となりそうである。コスト面でも、従来製品ほどの組立精度が必要無く、部品コストも十分競争力が持てるレベルであるので、従来製品よりもコストダウンも可能である。

1年目の研究開発段階であり、今後ICの周波数帯域の最適化や逡倍回路の集積化及び発光素子の簡便な構成等の課題について研究開発の継続が必要ではあるが、解決の目途も有り、実用化の目途がついたと考えている。

当初の企画通り、薄型化を実現したエンコーダの製品化が実現できると考えており、また、検出原理を活かした、アブソリュート型エンコーダや、更に薄型化を実現する反射型エンコーダへの発展も可能であり、今後の研究開発課題として検討を進めていく。